

i.MXRT1050 迁移指南

从芯片 Rev A0 迁移到 Rev A1

目录

1. 介绍

1.	介绍.....	1
1.1.	目的	1
1.2.	范围	1
1.3.	参考	2
2.	总结	2
3.	修订史.....	5

1.1. 目的

这篇应用笔记是针对 i.MXRT1050 用户 (从芯片 Rev.A0 迁移到 Rev.A1) 的迁移指南。

1.2. 范围

本文档提供了硬件和软件范围的区别。如果想了解有关 A0,A1 零件号和产品型号对照的详细信息, 请参阅表 1。

对于所有用户, 建议使用 A1 版本芯片进行自己的电路板设计。

对于使用 EVKA 评估板评估 i.MXRT1050 的用户, 请参考汇总表以了解软件和硬件更改。

对于那些将使用 EVKB 评估板评估 i.MXRT1050 的人, 建议使用汇总表中列出的最新 SDK 及其解决方法。

表 1 A0 , A1 零件号和解码器

	A0 版	A1 版
零件号	MIMXRT1052CVL5A	MIMXRT1052CVL5B
	MIMXRT1052DVL6A	MIMXRT1052DVL6B
	MIMXRT1051CVL5A	MIMXRT1051CVL5B
	MIMXRT1051DVL6A	MIMXRT1051DVL6B
板子名称	MIMXRT1050-EVK	IMXRT1050-EVKB

1.3. 参考

有关 RT1050 参考手册，数据表和所有支持文档，请参考以下链接：<https://www.nxp.com/imxrt1050>

2. 总结

汇总表

类别	项目	硅从 A0 变为 A1	硬件变更	软件变更
功率	ERR011091 错误修复	IO: 解决以下问题：POR 电流过高 NVCC_GPIO / EMC 在 VDD_SOC_IN 之前上电	对于 A0 芯片： 1. DCDC_IN 需要一起供电或在 SNVS 电源域之前供电。 2. DCDC_IN 必须为 2.8V~3.0V。 3. DCDC_PSWITCH 不起作用。	无
			对于 A1 芯片，建议客户如下修改硬件板： DCDC: 修复正常加电顺序	

	ERR011092 错误修复	可能导致 DCDC 启动失败的问题	1. DCDC_IN 与另一个 IO 域 (IMXRT1050- EVKB: DNP R42, 填充 R25)	无
--	-------------------	-------------------	--	---

	FLEXSPI	CCM: 添加位字段以控制 flexspi_exsc 时钟，必须始终使能	无	(ocram_exsc 时钟)
	OCRAM	CCM: 添加位字段以控制 ocram_exsc 时钟，必须始终使能	无	

i.MXRT1050 Migration Guide, Rev. 1, 05/2018

类别	项目	硅从 A0 变为 A1	硬件变更	软件变更
其他	芯片 ID	从 1.0 变为 1.1	无	由于芯片版本已更新，因此，如果使用此芯片版本，则用户软件将必须适应此更改
	ERR011164 错误修复	ADC: 收到 DMA 确认后，ADC_ETC 无法自动清除 ADC_ETC 请求信号	无	无
	ERR011111 错误修复	启用 RTWOG 低字节测试模式时芯片卡在复位中	无	无
	ERR011165 错误修复	SNVS: 无效 ECC 检查失败	无	无
	ERR011110 错误修复	系统引导: SEMC NOR 引导在 HAB 关闭模式下不支持签名镜像身份验证	无	无
	ERR011119 错误修复	系统引导: 如果 FAC 区域号小于 2，则系统重置后，FlexSPI NOR 加密的 XIP 引导失败	无	无
	ERR011120 错误修复	系统引导: 如果将 IOMUXC_GPR18 到 IOMUXC_GPR21 锁定，则系统重置后，FlexSPI NOR 加密的 XIP 引导失败	无	无
	ERR011150 错误修复	如果在 DIV> 0 时将其禁用然后重新启用，则不会生成内部 BCLK	无	无

	DCDC 修整	ROM: 在 ROM 代码中添加 DCDC 调整功能	无	无
	OTPMK 选择	SOC: 烧断 OTP_KEY_TO_DCP_DISABLE 保险丝位以保护 OTPMK 密钥	无	对于 A1 部分, 当通过选择 OPTMK 作为密钥来加密 XIP 图像时, 客户必须保持 HAB 关闭
	SOC	CCM : mainclk 时钟门的添加位字段	无	对于 A1 芯片, 请保留以下寄存器字段: CCM_CCGR0: CG4 (sim_m 或 sim_main 寄存器访问时钟) 从复位起默认为 2'b11 CCM_CCGR4: 从复位起, CG0 (sim_m7 寄存器访问时钟) 默认为 2'b11

i.MXRT1050 Migration Guide, Rev. 1, 05/2018

类别	项目	硅从 A0 变为 A1	硬件变更	软件变更

3. 修订史

Table 3. 修订史

版本号	日期	修改内容
0	03/2018	初始发行
1	05/2018	更新了表 2。DCDC 修整，OTPMK 选择和 SOC 的摘要表。

How to Reach Us:

Home Page:
nxp.com

Web Support:
nxp.com/support

Information in this document is provided solely to enable system and software implementers to use NXP products. There are no express or implied copyright licenses granted hereunder to design or fabricate any integrated circuits based on the information in this document. NXP reserves the right to make changes without further notice to any products herein.

NXP makes no warranty, representation, or guarantee regarding the suitability of its products for any particular purpose, nor does NXP assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters that may be provided in NXP data sheets and/or specifications can and do vary in different applications, and actual performance may vary over time. All operating parameters, including "typicals," must be validated for each customer application by customer's technical experts. NXP does not convey any license under its patent rights nor the rights of others. NXP sells products pursuant to standard terms and conditions of sale, which can be found at the following address: nxp.com/SalesTermsandConditions.

NXP, the NXP logo, NXP SECURE CONNECTIONS FOR A SMARTER WORLD, Freescale, the Freescale logo, and Kinetis are trademarks of NXP B.V. All other product or service names are the property of their respective owners. Arm, Arm Powered, and Cortex are registered trademarks of Arm Limited (or its subsidiaries) in the EU and/or elsewhere.

All rights reserved.

© 2018 NXP B.V.

Document Number: AN12146
Rev. 1
05/2018

