

从 MPC5643L 迁移到 MPC5744P

作者: Barbara Johnson

内容

1 简介

采用 Freescale Power Architecture® 技术的 Qorivva MPC5643L 32 位 MCU 是首款通过 ISO 26262 ASIL D 功能安全标准认证的 MCU。它针对需要高安全集成等级的底盘和安全应用（如电动助力转向、雷达和电子稳定控制）。MPC5744P 是 MPC5643L 的 55 nm 升级产品。MPC5744P 围绕符合 ISO 26262 ASIL D 集成等级的安全理念而开发，是 SafeAssure 计划的一部分。其外设集与 MPC5643L 兼容，以便实现高度重复利用。

本应用笔记汇总了 MPC5643L 和 MPC5744P 器件之间的主要差异，在计划迁移到 MPC5744P 时可用作参考。本文档介绍了两款器件之间的架构差异，并强调了将现有基于 MPC5643L 的设计迁移到 MPC5744P 时的软件和硬件考虑事项。

1	简介.....	1
2	概述.....	1
3	软件考虑因素.....	4
4	硬件考虑因素.....	10
5	总结.....	13
6	参考文献.....	13
7	修订历史记录.....	14

2 概述

下表归纳了 MPC5643L 和 MPC5744P 之间的主要特性差异。

表 1. 主要特性比较

特性	MPC5643L	MPC5744P
工艺	C90	C55

下一页继续介绍此表...

表 1. 主要特性比较 (继续)

特性	MPC5643L	MPC5744P
内核	双核 e200z4d	e200z4201n3 和 e200z419 (cut 1) e200z4251n3 和 e200z424 (cut 2)
锁步模式	有	有 (延迟锁步)
分开的并行模式	有	无
执行速度	高达 120 MHz	高达 180 MHz
SPE	有	无
LSP	无	有
EFPU	标量/矢量	标量
MMU	16 个区域	无
MPU	无	24 个区域
指令集 PCC Book E	有	无
指令集 VLE	有	有
指令缓存	4 KB	8 KB
数据缓存	无	4 KB
数据本地存储器	无	e200z4201n3 和 e200z4251n3 上为 64 KB
内核总线	AHB 32 位地址, 64 位数据	AHB 32 位地址, 64 位数据 e2eECC
内部外设总线	32 位地址, 32 位数据	32 位地址, 32 位数据
主机 x 从机端口	锁步模式下为 4 x 3 分开的并行模式下为 6 x 3	4 x 5
代码/数据 flash	1 MB	2.5 MB
SRAM	128 KB	384 KB
系统 MPU	16 个区域	16 个区域
错误纠正状态模式	有	无
存储器错误管理单元	无	有
故障控制和收集单元	有	有
中断控制器	<ul style="list-style-type: none"> • 优先级 • SW 可配置中断 • 延迟监测器 	<ul style="list-style-type: none"> • 32 • 16 • 有
周期中断定时器	1 个模块 x 4 个通道	
系统定时器模块	4 个通道, 复制模块	
eTimer	eTimer_0: 6 个通道	eTimer_0: 6 个通道

下一页继续介绍此表...

表 1. 主要特性比较 (继续)

特性	MPC5643L	MPC5744P
	eTimer_1: 6 个通道 eTimer_2: 6 个通道(257MAPBGA)	eTimer_1: 6 个通道 eTimer_2: 4 个通道(144LQFP), 6 个通道(257MAPBGA)
增强 DMA	16 个通道, 复制模块	延迟锁步模式下 32 个通道
DMA 通道多路复用器	1 个模块 27 个外设源	2 个模块 DMAMUX_0 上为 23 个外设源 DMAMUX_1 上为 27 个外设源
FlexRay	1 个模块 x 64 个报文缓冲区, 双通道	
FlexCAN	2 个模块 x 32 个报文缓冲区	3 个模块 x 64 个报文缓冲区, 错误检测/纠正
LINFlexD	2 个模块	
FlexPWM	2 个模块 x 4 个通道	
模数转换器	12 位 ADC ADC0、ADC1 22 个模拟管脚	12 位 ADC ADC0、ADC1、ADC3 (144LQFP) ADC0、ADC1、ADC2、ADC3 (257MAPBGA) 22 个模拟管脚 (144LQFP) 25 个模拟管脚 (257MAPBGA)
模数自检	电源式 电容式 电阻-电容式	电源式 电容式
交叉触发单元	1 个模块	2 个模块 双转换模式 交错式触发
正弦波生成器	32 点	
DSPI	3 个模块	3 个模块(144LQFP cut 1) 4 个模块 (144LQFP cut 2) 4 个模块 (257MAPBGA)

下一页继续介绍此表...

从 MPC5643L 迁移到 MPC5744P, Rev 1, 11/2012

表 1. 主要特性比较 (继续)

特性	MPC5643L	MPC5744P
循环冗余校验器	有	有
单边半字节传输	无	2 个模块 x 2 个通道
外设寄存器保护	有	有
处理器间串行链路接口	无	有(257MAPBGA)
器件电源	3.3 V, 带外部镇流晶体管 3.3 V, 带内部镇流晶体管	3.3 V, 带外部镇流晶体管 3.3 V, 带 1.25 V 低压差调压器
模拟参考电压	3.30 V 至 5.5 V	
锁相环	2 个频率调制 PLL	1 个 PLL 和 1 个频率调制 PLL
内部 RC 振荡器	16 MHz	
外部晶体振荡器	4 – 40 MHz	
LBIST 和 MBIST	启动时可用	
低功耗模式: • HALT • STOP	• 有 • 有	• 有 • 有
调试/跟踪: • JTAG • Nexus • MDO • Aurora	• 有 • Class 3+ • RPM 和 FPM • 无	• 有 • Class 3+ • RPM • 有 (257MAPBGA)
LQFP	144 引脚, 0.5 mm 间距, 20 mm x 20 mm 外形尺寸	
MAPBGA	257 球, 0.8 mm 间距, 14 mm x 14 mm 外形尺寸	

3 软件考虑因素

3.1 Flash

MPC5643L 和 MPC5744P 均可作为指令和/或数据存储提供电可编程/可擦除的非易失性 Flash。

但是, MPC5744P 的 C55 Flash 具有的电气特性与 MPC5643L 的 C90 Flash 不同。为了优化性能, Flash 控制器中的软件必须配置正确的等待状态数目和地址流水线控制。

必须更新链接文件以映射增加的 Flash 大小和不同的 Flash 分区。

3.2 内核复合体

工作模式

MPC5643L 支持锁步模式(LSM)和分开的并行模式(DPM)。在 LSM 中,两个冗余 e200z4d 内核同步执行相同操作或事务。在 DPM 中,每个内核独立于其他内核运行,并且冗余检查器禁用。

MPC5744P 主内核和检查器内核(e200z420n3/e200z419 cut 1 或 e200z425n3/e200z424 cut 2)运行在延迟 LSM 模式,其中检查器内核在主内核之后执行且延迟两个周期。延迟的锁步机制可以尽量减少常见原因导致的故障并简化时序。不支持 DPM 模式。

从软件角度来说,主内核和检查器内核作为单个内核运行。必须重新编译 MPC5744P 软件,从而在用于延迟 LSM 操作的两个内核上运行相同代码。

信号处理扩展单元

MPC5643L 支持用于实时单指令、多数据(SIMD)、定点和单精度嵌入式数字操作的信号处理扩展(SPE)单元。

MPC5744P 未开发 SPE 单元。作为替代,e200z4251n3 上的轻量级信号处理扩展(LSP) APU 用于支持实时 SIMD 定点嵌入式数字操作,包括定点乘法/累加和整数/定点 SIMD 操作。

如果在 MPC5643L 上使用了 SPE 功能,则必须更新软件才可在 MPC5744P 上使用 LSP。

浮点指令

MPC5643L 支持嵌入式浮点单元(EFPU),该单元使用标量和矢量单精度浮点指令。

MPC5744P EFPU 支持标量单精度浮点指令。它不支持矢量单精度浮点指令,因此,如果在 MPC5643L 上使用此功能,则必须更新 MPC5744P 软件。

通用寄存器

MPC5643L e200z4d 内核使用 64 位通用寄存器(GPR),以支持 SPE 类别定义的矢量指令。

MPC5744P 内核使用 32 位 GPR,后者可通过指令操作数访问。EFPU 和 LSP 指令在 32 位 GPR 上运行。

指令集架构

MPC5643L e200z4 内核使用 32 位 PowerPC™ Book E 指令集架构(ISA)和可变长度编码(VLE),后者使用 16 位版本的标准 Book E ISA,以便减小代码占用的空间。

MPC5744P 内核使用 VLE ISA。必须更新软件以确保未使用长度固定的 32 位指令集。

内核存储器管理

MPC5643L 内核存储器管理单元(MMU)提供 16 项转换旁视缓冲(TLB)以定义虚拟至物理地址的转换。

MPC5744P 不使用 MMU,因此无地址转换。相反,内核 MPU (CMPU)可提供至特定存储器区域的访问保护。软件应为每个受保护区域的区域描述符配置地址范围、访问保护和存储器属性。此外,还必须使用软件指令以读取和写入 MPU 项以及用于 MPU 辅助寄存器的专用寄存器。

本地数据存储器

MPC5643L 的内核复合体中不包括本地存储器。

必须更新 MPC5744P 链接文件以添加主内核的 64 KB 本地数据存储器(DMEM)。软件应使用关键数据 DMEM 以充分利用其零等待状态延迟特性。

3.3 Flash ECC 测试

MPC5643L Flash 具有一个用户测试(UTEST)模式 ECC 逻辑检查功能,该功能可用于 ECC 逻辑测试。

软件测试将对数据和 ECC 奇偶校验位应用 Walking 0 模式，以在运行时执行 ECC 逻辑检查。

在 MPC5744P 中，flash ECC 由硬件监控。MPC5744P 在硬件中使用端到端 ECC (e2eECC) 错误检测和纠正，以提高容错率和检测能力。尽管传统的 ECC 保护存储器可生成 ECC 检查位，并将数据和检查位存储于存储器中，但使用 e2eECC 之后，所有总线主机均可对每个总线事务生成单错误纠正和双错误检测(SECDED)代码。ECC 将在写入操作时存储在存储器中，并在读取操作时由主机验证。

MPC5744P 无需在软件中测试 flash ECC。

3.4 RAM

MPC5643L 和 MPC5744P 均提供带 ECC 的片上 SRAM。

必须更新链接文件，来将映射的 SRAM 大小提升至 384KB。

MPC5744P 中的 ECC 保护可扩展用于所有存储器，包括 FlexRay、FlexCAN 和 DMA RAM 阵列。软件必须考虑映射与系统 RAM 及外设 RAM ECC 错误相关的 FCCU 故障源时的变化。

3.5 系统存储器保护

MPC5643L 存储器保护单元(MPU)支持 16 个存储器区域描述符。

可以为每个交叉开关(Crossbar)的主机分配各区域的不同访问权限。根据描述符的属性检查当前总线主机的可选过程标识符(ID)，以确定达到哪个区域。

除了 MPC5744P 内核 MPU 外，系统 MPU (SMPU)也提供了另一层存储器保护。SMPU 将物理存储器映射分成 16 个不同区域。与通过过程 ID 识别的 MPC5643L MPU 不同的是，MPC5744P SMPU 使用主机 ID、特权级别和访问类型来确定访问是否违反受保护区域。SMPU 还使用存储器区域的可缓存属性确定是否缓存区域引用。

必须更新软件以定义存储器空间并配置每个交叉主机至各区域的访问权限。

3.6 外设桥

外设桥(PBRIDGE)是系统总线与片上外设之间的接口。

对 PBRIDGE 地址空间的访问将被解码，以便为外设提供单个模块选择。系统将会复制 MPC5643L PBRIDGE 并在至外设的 PBRIDGE 输出上放置检查器。相反，MPC5744P 包含两个 PBRIDGE，分别属于两片不同的外设域。MPC5744P I/O 外设两个 PBRIDGE 上的布局使得可以冗余使用外设，同时限制共因故障(CCF)。

必须更新 MPC5744P 头文件以反映新的外设存储器映射。必须更新用于限制至单个外设读写访问的外设访问控制，以反映已使用的外设中的变化。

3.7 直接存储器访问

MPC5643L 和 MPC5744P 增强的直接存储器访问(eDMA)功能允许进行复杂的数据传输，并且将来自内核处理器的干预降至最低。

MPC5643L 使用复制的 16 通道 eDMA 控制器。MPC5643L eDMA 通道多路复用器(DMAMUX)允许将 27 个 DMA 外设源路由至 16 个 DMA 通道。

MPC5744P 使用两个 32 通道 eDMA 控制器，其中第二个 eDMA 模块与第一个 eDMA 模块相比延迟两个周期。它还使用两个 DMAMUX 模块：DMAMUX_0 连接 23 个外设源通道 0-15，DMAMUX_1 连接 27 个外设源通道 16-31。

应更新软件以充分利用其他 DMA 通道以及分配 DMA 通道多路复用器。

3.8 时钟架构

MPC5643L 使用两个独立的频率调制锁相环(FMPLL)模块以生成系统和外设时钟。

MPC5744P C55 双 PLL 架构通过 PLL0 输出驱动外设, 而内核和平台时钟则由 PLL1 频率调制输出驱动。软件必须更新 MPC5744P PLL 的驱动程序, 后者需要的编程模型与 MPC5643L PLL 不同。

MPC5744P 上的时钟分配也与 MPC5643L 不同。软件必须更新时钟源分配以及系统和辅助时钟分频器。它还必须考虑这些时钟的频率限制。有关每个模块的时钟分配以及最大频率, 请参阅 MPC5744P 参考手册。

3.9 中断控制器

MPC5643L 中断控制器(INTC)提供了 16 个中断优先级和 8 个软件可设置的中断源。

MPC5744P 将中断优先级数目翻倍为 32 个并将软件可设置的中断源增加到 16 个。软件必须考虑这些增强功能。

MPC5643L 和 MPC5744P 之间所用外设的不同将会影响中断向量分配。软件必须更新中断向量表, 以定义 MPC5744P 上所用的中断源。

MPC5744P 增加了中断控制器监控器(INTCM), 提供的安全机制可监控高达 4 个中断源的延迟情况, 从而确保这些中断在预期时间窗口内执行。安全关键型应用使用 INTCM 选择 IRQ 以监控和设置选定 IRQ 的最大中断延迟。

3.10 管脚控制和 I/O 多路复用

系统集成单元 LITE(SIUL)可通过对管脚、通用功能、外部中断和 I/O 多路复用进行电气配置来进行控制。

尽管 MPC5643L 和 MPC5744P 采用类似的 I/O 多路复用, 但 C55 器件使用的是不同的 SIUL 编程模型。软件必须考虑 MPC5744P 新的 SIUL 存储器映射和更新后的管脚控制功能。

MPC5744P SIUL 还增加了 DMA 请求接口。REQ 输入引脚是中断或 DMA 请求的来源。MPC5744P 上提供了四个 DMA 请求通道。

3.11 ECC 错误报告

MPC5643L 错误纠正状态模块(ECSM)提供了与平台配置和修订相关的信息。

此外, 它还提供了用于捕获存储器错误信息的寄存器。MPC5744P 不支持 ECSM。必须更新软件以删除使用 ECSM 的 ECC 错误报告和错误注入功能。此外, 软件应检查存储器错误管理单元(MEMU)中的 SRAM、flash 和外设 RAM 中是否存在报告的 ECC 错误。

另外, 软件应在故障收集和控制单元(FCCU)中配置对 ECC 错误事件的反应。

3.12 故障处理

MPC5643L 和 MPC5744P 使用故障收集和控制单元(FCCU), 该单元提供了一条硬件通道, 用于在检测到器件中发生错误时收集错误并将器件置于安全状态。

MPC5643L 根据严重程度及其相关故障反应将故障分为严重或不严重两类, MPC5744P 将所有故障归为不严重, 以提供最大的故障反应可配置性。

应更新软件以反映故障配置以及不严重故障的 FCCU 输入映射中的变化。

3.13 低压和高压检测及自检

MPC5643L 和 MPC5744P 提供了多个低压和高压检测器(LVD/HVD)，它们可在电压不处于正确范围内时提供信息。MPC5643L 可以为 3.3 V I/O、调压器和 flash 电源提供 LVD。此外，它还可以为 1.2 V 内核电源提供 LVD 和 HVD。MPC5744P 电源管理控制器(PMC)可以为 3.3V 振荡器、ADC、I/O、flash 和调压器提供 LVD 并且为 1.25 V 内核电源提供 LVD 和 HVD。应更新软件以相应地配置 LVD 和 HVD。

MPC5744P PMC 使用在通电时自动执行的 LVD/HVD 自检机制。软件具有触发 LVD/HVD 自检的选项。在此情况下，软件必须在启动自检之前配置自检时间窗口。

3.14 时钟和温度监测

MPC5643L 和 MPC5744P 均提供了时钟监测单元(CMU)，用于检测时钟是否缺失或时钟频率是否错误。

MPC5643L 提供了用于系统时钟、XOSC 时钟、电机控制时钟和 FlexRay 时钟的时钟监测器。MPC5744P 还提供了用于 IRCOSC 时钟、检查器时钟、PBRIDGE 时钟、ADC 时钟和 SENT 时钟的其他时钟监测功能。软件应相应地配置时钟监测功能。

MPC5643L 和 MPC5744P 均配备了两个温度传感器(TSENS)。每个 TSENS 模块均提供了与该器件的内部结温成比例的模拟电压。软件应通过 PMC 寄存器空间更新 MPC5744P TSENS 控制。

3.15 逻辑和存储器内建自测试

每次发生破坏性复位或外部复位时，MPC5643L 将会执行内建自测试(BIST)。

当器件仍处于复位状态时将执行 BIST。MPC5643L 提供了用于所有 RAM 和 ROM 的存储器 BIST (MBIST)。此外，它还提供了基于扫描的逻辑 BIST (LBIST)。

每次器件启动时将会执行 MPC5744P MBIST 和 LBIST。此外，它还允许在关断过程中执行 MBIST 和 LBIST。用户可以对关断自检序列编程，并且可以在非关键时候在应用中执行关断自检序列。在关断过程中执行自检之后将会启动长功能复位。软件需要配置自检控制位(STCU2)，以便使器件做好关断自检准备。

3.16 模数转换器自检

MPC5643L 和 MPC5744P 使用模数转换器(ADC)自检来检查 ADC 的内部模拟电路。

MPC5643L 支持电源 (算法 S)、电阻-电容 (算法 RC) 和电容 (算法 C) 自检。MPC5744P 不支持单独的算法 RC 检测。相反，它会将算法 RC 和算法 C 合并成单个算法。

MPC5744P 还支持高精度校准模式。在此模式下，所有 ADC 内建自测试(BIST)步骤将依次平均运行。ADC 校准寄存器根据相应测试测得的值更新。软件应在上电后、发生错误情况后或者工作条件更改 (特别是 ADC 参考电压改变) 时执行 ADC 校准。

3.17 低功耗模式

MPC5643L 和 MPC5744P 可在低功耗模式下提供外设时钟门控。

配置模式进入外设控制寄存器(MC_ME_PCTLn)时，必须更新软件以反映外设分配的改变。

3.18 循环冗余检查

循环冗余检查器(CRC)单元是一个用于 CRC 计算和 CPU 分载的专用模块。

MPC5643L 和 MPC5744P 支持 CRC-8、CRC-16-CCITT 和 CRC-32 (以太网) 多项式的 CRC 生成。

对于 CRC-32, MPC5643L 和 MPC5744P cut 1 版本 CRC 引擎均可对 CRC 输入进行字节交换。例如, 对于给定输入数据 0xABCDEF98, 软件必须在输入数据寄存器中输入 0x98EFCDA B。配置寄存器(CRC_CFG)中的 BYTE_SWAP、反向(INV)和交换(SWAP)选择位必须置 1。

对于 CRC-16, MPC5643L 和 MPC5744P cut 1 版本 CRC 引擎均可对 CRC 输入进行位反向。例如, 对于给定输入数据 0xABCDEF98, 软件必须在输入数据寄存器中输入 0x19F7B3D5。CRC_CFG 中的 BIT_SWAP、INV 和 SWAP 清 0。

对于 cut 2 版本的 MPC5744P, 无需再对 CRC-32 执行字节交换或对 CRC-16 执行位反向。

3.19 交叉触发单元

交叉触发单元(CTU)无需使用 CPU 负载即可自动生成 ADC 转换请求。

MPC5743L 使用一个 CTU 模块控制 ADC0 和 ADC1, 而 MPC5744P 具有两个 CTU 模块: CTU_0 控制 ADC0 和 ADC1, CTU_1 控制 ADC2 和 ADC3 模块。

MPC5744P 还额外支持双转换模式, 在此模式下, 转换命令将会同时发送给两个 ADC。如果使用双转换模式, 软件必须确保不要为两个 ADC 分配相同的物理通道。

另一个 CTU 增强功能包括 MPC5744P 支持交错式触发。在此模式下, 两个 ADC 通过其触发器单独控制命令列表的执行。完成其中一个命令列表无需两个 ADC 都确认。软件可以将 CTU 配置为交错式触发以提高系统性能。

3.20 FlexRay

MPC5743L 和 MPC5744P 均支持双通道 FlexRay 通信控制器, 该控制器使用 FlexRay 通信系统协议规范 2.1 修订版 A。

FlexRay 模块使用 64 个报文缓冲区。MPC5744P FlexRay 模块增加了报文缓冲区数据字段偏移寄存器(FR_MBDOR0:67)和接收 FIFO 开始数据偏移寄存器(FR_RFSDOR)。软件必须为所有已使用的报文缓冲区配置数据字段偏移值。

MPC5744P 还增加了 LRAM ECC 测试错误寄存器(FR_LEETR0:5), 该寄存器包含 LRAM ECC 测试数据。软件必须考虑控制器主机接口查找表存储器(CHI LRAM) (现包含新寄存器) 的布局变化。

报文缓冲区搜索引擎在 CHI 时钟上运行, 并且每个 CHI 时钟周期评估一个单独的报文缓冲区。MPC5744P 搜索过程需要另外 27 个 CHI 时钟周期而不是 MPC5643L 所需要的 10 个 CHI 时钟周期, 以确保搜索引擎正确工作。应用软件必须在搜索过程中考虑额外的时钟周期要求。

MPC5744P 的最小 CHI 时钟频率要求与 MPC5643L 不同。时序要求如 MPC5744P 参考手册所定义。必须设定最小 CHI 频率, 否则报文缓冲区搜索错误标志将会置位。

3.21 FlexCAN

MPC5643L 和 MPC5744P FlexCAN 模块使用 CAN 协议版本 2.0B 规范, 支持标准和扩展报文帧。

报文缓冲区存储于嵌入式 FlexCAN RAM 中。

MPC5643L 使用 2 个 FlexCAN 模块，每个模块有 32 个报文缓冲区，而 MPC5644P 具有 3 个 FlexCAN 模块，每个模块有 64 个报文缓冲区。报文缓冲区增加则要求使用额外的寄存器，因此，MPC5744P FlexCAN 存储器映射和编程模型与 MPC5643L 不同。软件必须考虑与中断以及额外报文缓冲区掩码相关的新寄存器。

MPC5744P 还在读取访问中增加了 FlexCAN 存储器的错误检测和纠正功能。每个 FlexCAN 存储器字节关联 5 个奇偶校验位。错误纠正机制用于确保：在 13 位字中，一位中的错误可以纠正，两位中的错误可以检测到但不纠正。软件应使能存储器错误控制寄存器(CAN_MECR)中的错误纠正功能并检查错误报告寄存器，以获取已检测到错误的地址、数据和并发情况。

3.22 单边半字节传输接收器

单边半字节传输(SENT)模块用于接收来自使用 SENT 编码方案的传感器的串行数据帧。

SENT 协议用于传感器至引擎控制单元(ECU)之间的通信需要高分辨率数据的应用。

尽管 MPC5643L 不支持专用 SENT 接口，但它可通过 eTimer 通道使用此接口。优于 MPC5643L 的改进之处在于，在 MPC5744P 上添加了两个专用 SENT 模块。每个 SENT 模块支持两条通道。该应用软件可选择使用专用 SENT 模块或在 MPC5643L 上使用的 eTimer。

3.23 周期性中断定时器

MPC5643L 和 MPC5744P 支持周期性中断定时器(PIT)。

PIT 包含四个 32 位定时器通道，可生成中断和触发 DMA 通道。

针对需要联接定时器 0 和 1 以构建 64 位使用寿命计数器的应用，MPC5744P 添加了使用寿命计数器。要使用此功能，软件必须先读取 PIT 上限使用寿命定时器寄存器(PIT_LTMR64H)，然后再读取 PIT 下限使用寿命定时器寄存器(PIT_LTMR64L)。

3.24 正弦波生成器

MPC5643L 和 MPC5744P 均支持正弦波生成器(SWG)，它可以生成 1 KHz 至 50 KHz 的模拟正弦波信号。

SWG 的正常输出为自由运行的特定振幅和频率的正弦波。

作为 MPC5643L SWG 的增强型产品，MPC5744P SWG 还支持两个触发信号，使用户能够对正弦波输出进行相位对齐以激活触发输入。软件可以在 SWG 控制寄存器(SWG_CTRL)中使能此功能。正弦波启动时，将会持续检查触发信号是否存在相位偏移。如果存在相位偏移，则 SWG 将会重新对齐正弦波输出，从而使相位差变为零。

4 硬件考虑因素

4.1 器件封装

MPC5643L 和 MPC5744P 均可采用 144 引脚 LQFP 和 257 球 MAPBGA 产品封装。

由于保持了封装间距和外壳轮廓，因此，MPC5744P 可重复使用相同的插座类型。

封装	MPC5643L	MPC5744P
144 引脚 LQFP	0.5 mm 间距 20 mm x 20 mm 外形尺寸	
257 球 MAPBGA	0.8 mm 间距 14 mm x 14 mm 外形尺寸	

4.2 引脚兼容性

对于 144LQFP 封装的 MPC5643L 和 MPC5744P，有三个引脚的功能不同。

MPC5643L VDD_HV_REG_0:1 引脚在 MPC5744P 上被替换为端口引脚 J[9]和 J[8]。这些引脚为 GPIO，因此，可以在将这些引脚连接至 VDD 的现有 MPC5643L 设计上安装 MPC5744P。在此情况下，必须确保不要将这些 GPIO 配置为输出。

VDD_HV_REG_2 为 MPC5744P 上的外部上电复位引脚 EXT_POR。EXT_POR 为可选引脚，用于在供电稳定之前延迟启动复位序列进度。它并非强制启动，因此，在现有 MPC5643L 设计中将此引脚连接至 VDD 时不会产生任何问题。

引脚	MPC5643L	MPC5744P
16	VDD_HV_REG_0	J[9]
95	VDD_HV_REG_1	J[8]
130	VDD_HV_REG_2	EXT_POR

未继续保持采用 257BGA 封装的 MPC5643L 和 MPC5744P 之间的兼容性。必须重新设计硬件才能使用 257BGA 封装。

4.3 电源

MPC5643L 和 MPC5744P 的电源设计理念有不少共通之处。

电压调节器、I/O、flash、振荡器和 ADC 供电电压仍为 3.3 V（标称电压）。但是，MPC5643L 的电压范围为 3.0 V 至 3.6 V，而 MPC5744P 需要的电压范围较窄，为 3.15 V 至 3.6 V。两款器件均支持 3.3 V 或 5 V ADC 参考电压。使用外部镇流晶体管时，两个器件均支持内部调节模式。当存在外部镇流晶体管时，内部调节模式允许将单个 3.3 V 电源输入 MPC5744P。

但是，MPC5744P 增加了外部调节选项，允许将 $1.25\text{ V} \pm 5\%$ 输入内核电源引脚中。此模式无需外部镇流晶体管。MPC5643L 支持内部镇流晶体管，而 MPC5744P 不支持。

采用 257BGA 封装的 MPC5744P 增加了 Nexus Aurora 和 LFAST 模块。这些模块要求的供电电压为 1.25 V。

电源	MPC5643L	MPC5744P
电压调节器供电电压	3.0 V 至 3.6 V	3.15 V 至 3.6 V
I/O 供电电压		
Flash 供电电压		
振荡器供电电压		

下一页继续介绍此表...

从 MPC5643L 迁移到 MPC5744P, Rev 1, 11/2012

电源	MPC5643L	MPC5744P
ADC 供电电压		
ADC 参考电压	3.3 V 或 5 V	3.3 V 或 5 V
内核电源	通过外部镇流晶体管或内部镇流晶体管的内部调节	通过外部镇流晶体管的内部调节或 1.25 V ± 5%外部调节
Aurora 供电电压	N/A	1.25 V
LFAST 供电电压		

4.4 工作温度

MPC5744P 支持更宽的结温范围，最高达 165°C。

当 MPC5744P 暴露于高温测试时，印刷电路板(PCB)和电路板组件必须符合更宽的温度范围要求。

特性	MPC5643L	MPC5744P
结温范围	-40°C 至 150°C	-40°C 至 150°C (具有 165°C 选项)
环境温度范围	-40°C 至 125°C	-40°C 至 125°C (具有用于更高 Ta (TBD) 的选项)

4.5 I/O 多路复用

硬件设计必须考虑从 MPC5643L 到 MPC5744P 对引脚多路复用进行的更改。

大多数端口引脚的功能保持相同，但是，部分引脚增加了一些备用功能。增加的新模块也会影响部分引脚所支持的功能。

端口引脚	到 MPC5744P 的更改
A4	增加了 FlexPWM_1 A2 备用功能
A[7]	增加了 eTimer_2 ETC3 备用功能
A[8]	增加了 eTimer_2 ETC4 备用功能
A[9]	增加了 eTimer_2 ETC5 备用功能
C[13]	增加了 FlexPWM_1 A0 备用功能
C[14]	增加了 FlexPWM_1 B0 备用功能
D[5]	增加了 SENT0 SENT_RX[0]备用功能
D[7]	增加了 SENT1 SENT_RX[0]备用功能
E[13]	增加了 DSPI1 CS4 备用功能
E[14]	增加了 DSPI1 CS5 和 FlexPWM_1 B2 备用功能
F[12]	增加了 FlexPWM_1 A1 备用功能
F[13]	增加了 FlexPWM_1 B1 备用功能
F[14]	增加了 FlexCAN2 TXD 备用功能
F[15]	增加了 FlexCAN2 RXD 备用功能

下一页继续介绍此表...

端口引脚	到 MPC5744P 的更改
G[12:15]	在 MPC5744P 上未使用。在 MPC5643L 上，这些引脚为 Nexus 数据输出 MDO8:11。MPC5744P 仅支持 MDO0:3。
H[0:3]	在 MPC5744P 上未使用。在 MPC5643L 上，这些引脚为 Nexus 数据输出 MDO4:7。MPC5744P 仅支持 MDO0:3。
I[4:15]	在 MPC5744P BGA 上的新端口引脚。增加了 DSPI3、SENT0、SENT1、FlexCAN2、CTU_0 和 LFAST 功能。
J[0:9]	在 MPC5744P BGA 上的新端口引脚。增加了 DSPI3、SENT0、SENT1、FlexCAN2、CTU_1、eTimer_2 和 ADC 功能。

5 总结

与 MPC5643L 相比，Freescale MPC5744P 进行了部分更改，提供了一些增强功能。

本文档提供了如何将现有 MPC5643L 设计迁移到 MPC5744P 的相关信息。软件和硬件必须考虑这些主要的特性更改：

- 仅延迟锁步模式
- 仅 VLE 指令集
- 32 位通用内核寄存器
- 用于所有存储器的端对端 ECC 保护
- 可外部调节内核电压
- 内核和系统级存储器保护
- 实现更宽结温范围的选项
- 增强了焊盘控制功能
- I/O 多路复用中增加了端口引脚功能
- 启动和关断时的 MBIST 和 LBSIT
- 用于 ECC 错误收集和报告的 MEMU
- 提高了 FCCU 故障反应的可配置性
- FCCU 输入映射的变化
- 基于 55 nm 的 Flash 控制器
- 更大 SRAM 和 Flash
- 时钟分布变化
- 额外的时钟监测器
- SWG 中的触发信号
- ADC 高校准模式
- ADC 自检算法更改
- CTU 中的双转换模式和交错式触发
- 更多 DMA 通道
- 中断矢量分配的更改

6 参考文献

有关更多信息，请参阅以下文档：

- MPC5744P 参考手册
- MPC5643L 参考手册

7 修订历史记录

版本	变更说明
0	初始版本。
1	<ul style="list-style-type: none">在概述章节中，将 MPC5744P 列中的延迟监测器更改为“有”。更新了循环冗余检查章节以反映 cut 2 功能。

How to Reach Us:

Home Page:
freescale.com

Web Support:
freescale.com/support

本文档中的信息仅供系统和软件实施方使用 Freescale 产品。本文并未明示或者暗示授予利用本文档信息进行设计或者加工集成电路的版权许可。Freescale 保留对此处任何产品进行更改的权利，恕不另行通知。

Freescale 对其产品在任何特定用途方面的适用性不做任何担保、表示或保证，也不承担因为应用程序或者使用产品或电路所产生的任何责任，明确拒绝承担包括但不限于后果性的或附带性的损害在内的所有责任。Freescale 的数据表和/或规格中所提供的“典型”参数在不同应用中可能并且确实不同，实际性能会随时间而有所变化。所有运行参数，包括“经典值”在内，必须经由客户的技术专家对每个客户的应用程序进行验证。Freescale 未转让与其专利权及其他权利相关的许可。Freescale 销售产品时遵循以下网址中包含的标准销售条款和条件：freescale.com/SalesTermsandConditions。

Freescale, the Freescale logo, and Kinetis, are trademarks of Freescale Semiconductor, Inc., Reg. U.S. Pat. & Tm. Off. All other product or service names are the property of their respective owners.

© 2012 Freescale Semiconductor, Inc.

© 2012 飞思卡尔半导体有限公司