

AN14012

i.MX 93到i.MX 91的设计兼容性指南

第1.0版—2024年11月22日

应用笔记

文档信息

信息	内容
关键词	AN14012、i.MX 93、i.MX 91、设计兼容性
摘要	硬件产品设计要点。本文档概述了当最终产品使用 i.MX 91器件时，如何使用 i.MX 93 器件设计产品。



1 介绍

i.MX 91是作为i.MX 93的子集而设计的。本文档概述了如何在采用i.MX 91器件设计最终产品时，基于i.MX 93器件的设计来优化产品设计。

本文档重点介绍了硬件功能以及要求，以确保两种应用处理器之间的平稳过渡。

此外，这种设计方法不仅适用于从i.MX 91升级到i.MX 93来扩展客户的新功能产品系列，还能在同一产品系列中采用相同的PCB设计来保持生产成本。

2 功能对比

[第2章](#)提供了i.MX 93和i.MX 91器件的简要功能对比，便于快速了解这两款器件的主要差异。详细信息请参阅器件特定数据手册：《i.MX 91工业产品应用处理器数据手册》（文档编号[IMX91IEC](#)）和《i.MX 93工业产品应用处理器数据手册》（文档编号[IMX93IEC](#)）。

表1. 功能对比

功能	i.MX 93器件	i.MX 91器件
主CPU	2个Arm Cortex-A55内核，1.7 GHz超频模式 - L2缓存：64 kB - L3缓存：256 kB	1个Arm Cortex-A55内核，1.4 GHz标称模式 - L2缓存：256 kB
微控制器	M33	N/A
片上存储	- Cortex-A55的启动ROM为256 kB - Cortex-M33的启动ROM为256 kB - 片上RAM (640 kB)	- Cortex-A55的启动ROM为256 kB - 片上RAM (384 kB)
DDR	16x LPDDR4/4x-3733 ^[1]	16x LPDDR4-2400 ^{[2][3]}
存储器	3x SD / SDIO3.0 / eMMC 5.1 - FlexSPI闪存 - 带XIP的FlexSPI	3x SD / SDIO3.0 / eMMC 5.1 - FlexSPI闪存 - 带XIP的FlexSPI
图形处理工具	PXP	无
显示器	- LCDIF显示控制器 24位并行RGB 4通道MIPI DSI 4通道LVDS	- LCDIF显示控制器 24位并行RGB
摄像头	8位并行YUV / RGB摄像头 2通道MIPI CSI	8位并行YUV / RGB摄像头
同步音频接口 (SAI) 模块	3个SAI模块，支持的频率高达768 kHz (SAI1) 2路TX和1路RX (SAI2) 4路TX和4路RX (SAI3) 1路TX和1路RX	3个SAI块，支持的频率高达384 kHz (SAI1) 2路TX和1路RX (SAI2) 1路TX和1路RX^[4] (SAI3) 1路TX和1路RX
音频 (附加)	- S/PDIF 8通道脉冲密度调制 (PDM) 输入	- S/PDIF 8通道脉冲密度调制 (PDM) 输入
连接	(2x) USB 2.0	(2x) USB 2.0

表1. 功能对比（续）

功能	i.MX 93器件	i.MX 91器件
	• (2x) 千兆以太网 • (8x) UART • (2x) I3C • (8x) I²C • (8x) SPI • (2x) CAN-FD • (2x) 32引脚FlexIO • (4x) ADC	• (2x) 千兆以太网 • (8x) UART • (2x) I3C • (8x) I²C • (8x) SPI • (2x) CAN-FD • (4x) ADC
封装	• 11 x 11 mm – 306引脚FCCSP, 0.5 mm间距 • 9 x 9 mm – 208引脚FCCSP, 0.5 mm间距	• 11 x 11 mm – 306引脚FCCSP, 0.5 mm间距 • 9 x 9 mm – 208引脚FCCSP, 0.5 mm间距

[1] 对于采用9x9 mm封装的i.MX 93, 其 LPDDR4x / LPDDR4 的最大速率可达3200 MT/s。
[2] i.MX 91器件仅支持 LPDDR4。
[3] 对于9x9 mm封装的i.MX 91, 其LPDDR4的最大速率也可达2400 MT/s。
[4] i.MX 91的SAI2仅支持1个TX通道和1个RX通道。

3 硬件设计的关键考虑因素

表1列出了i.MX 93器件和i.MX 91器件之间功能模块变化的简要对比。下文将重点讨论i.MX 93器件和i.MX 91器件之间影响硬件设计的关键因素。这些主要功能包括：

- DDR接口
- 视频接口
- 音频接口
- IOMUX选择
- 电源

以下章节将详细说明如何管理i.MX 93和i.MX 91器件之间的硬件差异。

3.1 DDR接口

i.MX 91 11x11和9x9封装的LPDDR4数据速率最高可达2400 MT/s，相比之下，i.MX 93 11x11封装的速率最高可达3733 MT/s，而9x9封装的速率最高可达3200 MT/s。
i.MX 91和i.MX93的封装延迟也有所不同，但这些差异并不会影响板级设计的兼容性。这意味着i.MX 91仍可采用与i.MX 93相同的PCB布局，从而大幅减少i.MX 93到i.MX 91所需的设计转换工作量。

3.2 视频接口

i.MX 91器件移除了MIPI CSI、MIPI DSI 和 LVDS 接口，仅保留了8位并行YUV/RGB摄像头和24位并行RGB显示器，适用于对高性能显示器要求不高的应用场景。

3.3 音频接口

尽管i.MX 93和i.MX 91均配备了三个SAI接口，但i.MX 93的SAI2支持4-TX/4-RX配置，而i.MX 91仅支持1-TX/1-RX。为了实现设计兼容性，最好将SAI2设计为1-TX/1-RX。

i.MX 93 的三个SAI 接口采样率最高可达 768 kHz，而 i.MX 91 的最高采样率为384 kHz。然而，这对于大多数音频应用来说已经足够了。

表2. 音频端口对比

端口	i.MX 93器件	i.MX 91器件	注释
SAI1	2-TX / 1-RX	2-TX / 1-RX	无差异
SAI2	4-TX / 4-RX	1-TX / 1-RX	i.MX 93支持更多通道
SAI3	1-TX / 1-RX	1-TX / 1-RX	无差异
S/PDIF	1-TX / 1-RX	1-TX / 1-RX	无差异
PDM	支持多达8个麦克风	支持多达8个麦克风	无差异

3.4 IOMUX选择

在 i.MX器件中，IOMUX指的是负责多路复用每个 I/O 引脚的模块。这种可编程模块为每个I/O引脚提供多个I/O功能的软件选择。有关IOMUX选择的详细信息，请参阅此器件参考手册。

尽管 i.MX 91 是 i.MX 93 的一个简化版本，但IOMUX模块新增了一些新的I/O选择，提高了设计灵活性。因此，i.MX 91 提供了一些 i.MX 93 上不具备的全新IOMUX配置选项。在进行 i.MX 93 和 i.MX 91 的双设计时，必须确保所需的 I/O 功能在这两款器件上均可用。

表3着重列出了这些变化：

- 粗体文本表示在i.MX 91上被删除的选择。
- 普通文本表示在i.MX 91上新增的选择，但这些选项在i.MX 93上不可用。

表3. 不同的IOMUX选择

I/O引脚	Alt2	Alt3	Alt6	Alt7
GPIO_IO28	can1.TX	-	-	-
GPIO_IO29	can1.RX	-	-	-
ENET1_MDC	-	-	i2c1.SCL	-
ENET1_MDIO	-	-	i2c1.SDA	-
ENET1_TD3	-	-	i2c2.SCL	-
ENET1_TD2	-	-	i2c2.SDA	-
ENET1_TX_CTL	spi2.SCK	-	-	-
ENET1_TXC	spi2.SIN	-	-	-
ENET1_RX_CTL	spi2.PCS0	-	-	-
ENET1_RXC	spi2.SOUT	-	-	-
ENET2_MDC	-	-	isi.PCLK	-
ENET2_MDIO	-	-	isi.D[0]	-
ENET2_TD3	-	-	isi.FRAME_VALID	-
ENET2_TD2	sai2.RX_DATA[1]^[1]	-	isi.LINE_VALID	-
ENET2_TD1	sai2.RX_DATA[2]^[1]	-	isi.D[1]	-
ENET2_TD0	sai2.RX_DATA[3]^[1]	-	isi.D[2]	-

表3. 不同的IOMUX选择 (续)

I/O引脚	Alt2	Alt3	Alt6	Alt7
ENET2_TX_CTL	-	-	isi.D[3]	-
ENET2_TXC	-	-	isi.D[4]	-
ENET2_RX_CTL	-	-	isi.D[5]	-
ENET2_RXC	sai2.TX_DATA[1] ^[1]	-	isi.D[6]	-
ENET2_RD0	sai2.TX_DATA[2] ^[1]	-	isi.D[7]	-
ENET2_RD1	sai2.TX_DATA[3] ^[1]	-	isi.D[8]	-
ENET2_RD2	-	-	isi.D[9]	-
SD1_CLK	-	spi2.SCK	-	-
SD1_CMD	-	spi2.SIN	-	-
SD1_DATA0	-	spi2.PCS0	-	-
SD1_DATA1	-	spi2.SOUT	-	-
SD1_DATA2	-	spi2.PCS1	-	-
SD1_DATA3	-	spi1.PCS1	-	-
SD1_DATA4	-	spi1.PCS0	-	-
SD1_DATA5	-	spi1.SIN	-	-
SD1_DATA6	-	spi1.SCK	-	-
SD1_DATA7	-	spi1.SOUT	-	-
SD3_CLK	uart1.CTS_B	-	-	-
SD3_CMD	uart1.RTS_B	-	-	-
SD3_DATA0	uart2.CTS_B	-	-	-
SD3_DATA1	uart2.RTS_B	-	-	-
SD3_DATA2	i2c4.SDA	-	-	-
SD3_DATA3	i2c4.SCL	-	-	-
SD2_CD_B	-	i2c1.SCL	-	sai3.TX_SYNC
SD2_CLK	-	i2c1.SDA	-	-
SD2_DATA0	-	uart1.TX	-	-
SD2_DATA1	-	uart1.RX	-	-
SD2_DATA2	-	uart2.TX	-	-
SD2_DATA3	-	uart2.RX	-	-
UART2_TXD	-	-	-	sai3.TX_SYNC
SAI1_TXD0	-	-	sai1.MCLK	-

[1] 在i.MX 91器件上被删除的选择。

3.5 电源

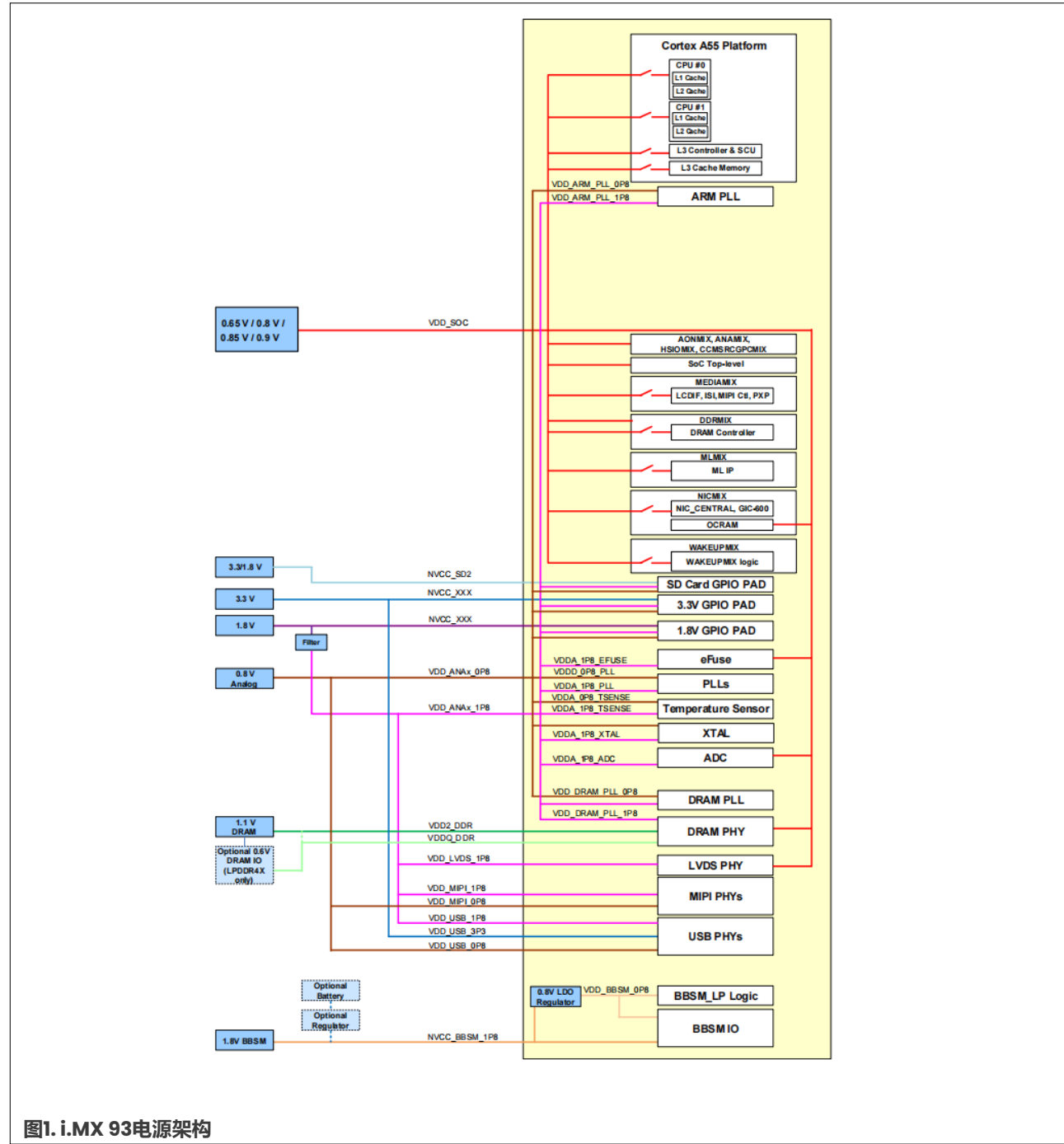
i.MX 91器件与i.MX 93器件的电源配置存在一些差异，但两者均采用相同的电源管理芯片（PMIC），包括PCA9451A和PF9453。本节将详细说明这两款器件的电源差异及其设计兼容性。

3.5.1 电源架构对比

图1和图2分别展示了i.MX 93和i.MX 91的电源架构图。

i.MX 93和i.MX 91电源架构的主要差异包括：

- 1. i.MX 91器件不支持以下电源：VDD_MIPI_0P8、VDD_MIPI_1P8和VDD_LVDS_1P8。
- 2. 器件将VDDQ_DDR和VDD2_DDR电源合并，因其仅支持LPDDR4。



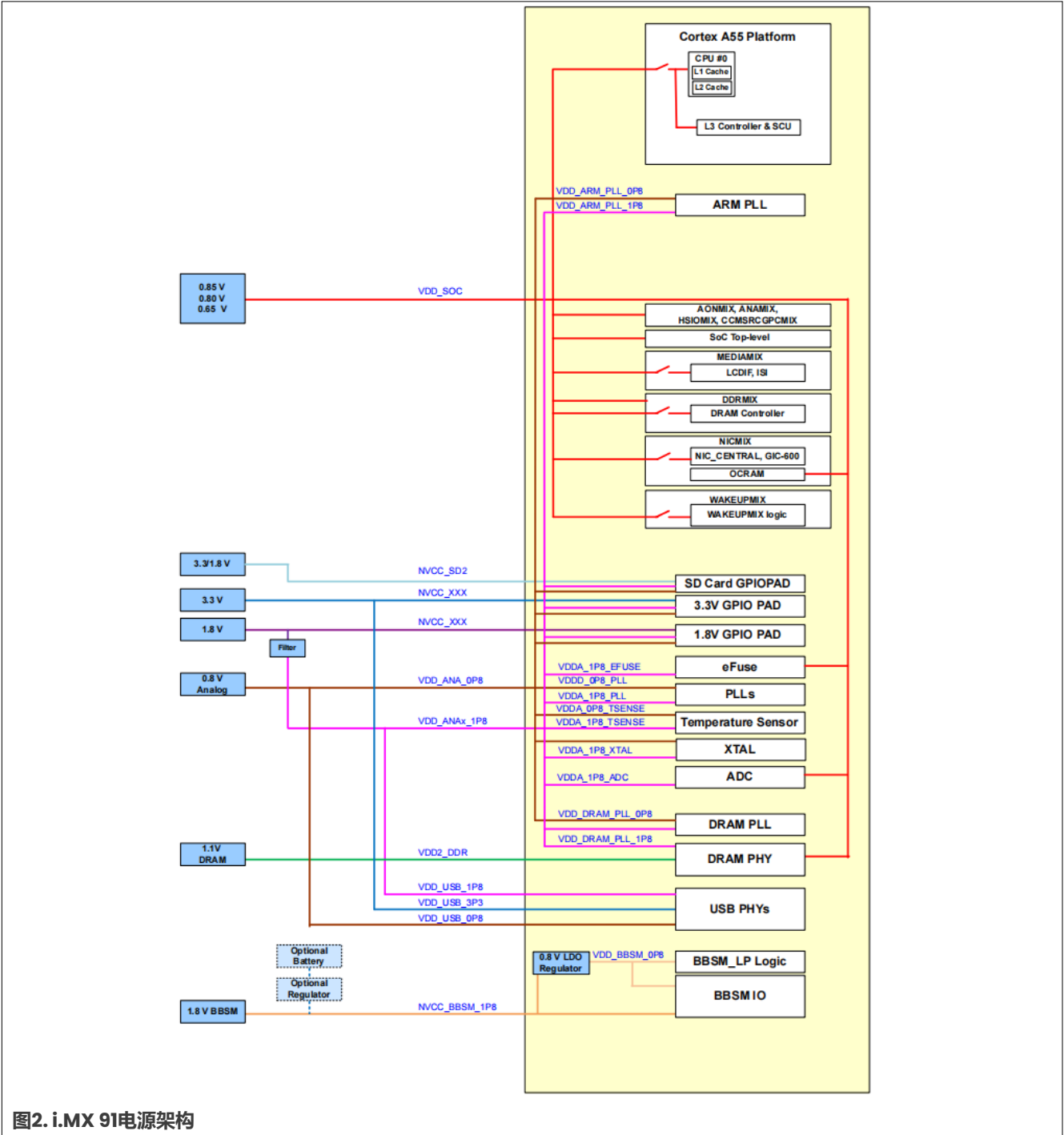


图2. i.MX 91电源架构

3.5.2 电源工作范围

表4和表5列出了 i.MX 93 和 i.MX 91在电源工作范围上的具体差异。

表4. i.MX 93工作范围

参数说明	符号	最小值	典型值	最大值	单位	注释
SoC逻辑与Arm内核的电源	VDD_SOC	0.85	0.90	0.95	V	为SoC提供电源，支持超频模式 ^[1]

表4. i.MX 93工作范围（续）

参数说明	符号	最小值	典型值	最大值	单位	注释
		0.80	0.85	0.90	V	为SoC提供电源，支持标称模式
		0.76	0.80	0.84	V	为SoC提供电源，支持低驱动模式
		0.61	0.65	0.70	V	为SoC提供电源，支持暂停模式
数字电源：为PLL、温度传感器、LVCMOS I/O、MIPI和USB PHY提供电源	VDD_ANA_0P8	0.76	0.80	0.84	V	-
	VDD_MIPI_0P8 ^[2]					
	VDD_USB_0P8					
1.8 V电源，为PLL、eFuse、温度传感器、LVCMOS电压检测参考、ADC、24 MHz晶振、LVDS、MIPI和USB PHY提供电源	VDD_ANAx_1P8 ^[3]	1.71	1.80	1.89	V	-
	VDD_LVDS_1P8 ^[2]					
	VDD_MIPI_1P8 ^[2]					
	VDD_USB_1P8					
DRAM PHY的电压	VDD2_DDR ^[4]	1.06	1.10	1.14	V	-
DRAM PHY I/O的电压	VDDQ_DDR ^[4]	1.06	1.10	1.14	V	LPDDR4
		0.57	0.60	0.67	V	LPDDR4X

[1] i.MX 93器件可支持超频模式，最大频率可达1.7 GHz，而i.MX 91仅支持标称模式，最大频率为1.4 GHz。

[2] i.MX 93器件有VDD_MIPI_0P8、VDD_MIPI_1P8和VDD_LVDS_1P8，然而，i.MX 91器件没有这些电源。

[3] VDD_ANAx_1P8指的是VDD_ANA0_1P8、VDD_ANA1_1P8和VDD_ANAVDET_1P8。

[4] i.MX 93器件采用独立的VDD2_DDR和VDDQ_DDR电源。LPDDR4的VDDQ_DDR可以是1.1 V，或LPDDR4X的VDDQ_DDR是0.6 V。而i.MX 91器件只有一个VDD2_DDR电源，使用LPDDR4时只能为1.1 V。

表5. i.MX 91工作范围

参数说明	符号	最小值	典型值	最大值	单位	备注
SoC逻辑与Arm内核的电源	VDD_SOC	0.80	0.85	0.90	V	为SoC提供电源，支持标称模式 ^[1]
		0.76	0.80	0.84	V	为SoC提供电源，支持低驱动模式
		0.61	0.65	0.69	V	为SoC提供电源，支持暂停模式
数字电源：为PLL、温度传感器、LVCMOS I/O和USB PHY提供电源	VDD_ANA_0P8	0.76	0.80 / 0.85	0.90	V	-
	VDD_USB_0P8					
1.8 V电源，为PLL、eFuse、温度传感器、LVCMOS电压检测参考、ADC、24 MHz晶振和USB PHY提供电源	VDD_ANAx_1P8 ^[2]	1.71	1.80	1.89	V	-
	VDD_USB_1P8					
DRAM PHY和I/O的电压	VDD2_DDR ^[3]	1.06	1.10	1.14	V	仅用于LPDDR4

[1] i.MX 93器件可支持超频模式，最大频率可达1.7 GHz，而i.MX 91仅支持标称模式，最大频率为1.4 GHz。

[2] VDD_ANAx_IP8指的是VDD_ANA0_IP8、VDD_ANA1_IP8和VDD_ANAVDET_IP8。
[3] i.MX 93器件采用独立的VDD2_DDR和VDDQ_DDR电源。LPDDR4的VDDQ_DDR可以是1.1 V，或LPDDR4X的VDDQ_DDR为0.6 V。而i.MX 91器件只有一个VDD2_DDR 电源，使用LPDDR4时只能为1.1 V。

3.5.3 最大的预估电流

功耗因具体的应用场景而不同。估算电源设计所需的最大电流具有一定挑战性，因为需要最大电流的极端应用场景往往并不是实际的应用场景。

为了帮助说明应用场景对功耗的影响，本文档使用计算密集型和图形密集型的消费类标准基准测试时收集了相关数据，这些数据可作为电源设计的指导。

表6. i.MX 93的最大电源电流

电源轨	最大电流	单位
VDD_SOC	2700	mA
VDD_ANA_IP8	50	mA
VDD_ANAx_IP8 ^[1]	250	mA
NVCC_BBSM_IP8	2	mA
NVCC_GPIO, NVCC_WAKEUP, NVCC_AON	I _{max} = N x C x V x (0.5 x F) 式中： • N: 由电源线供电的 I/O 引脚数 • C: 等效外部电容负载 • V: I/O 电压 • (0.5 x F): 数据变化率。最高为时钟速率 (F) 的 0.5 • 在此公式中，I _{max} 单位为安培，C 单位为法拉，V 单位为伏特， F 单位为赫兹	
VDDQ_DDR	160	mA
VDD2_DDR	525	mA
VDD_MIPI_IP8 (适用于MIPI CSI-2 2路RX PHY)	18	mA
VDD_MIPI_IP8 (适用于MIPI-DSI 2路TX PHY)	33	mA
VDD_MIPI_IP8 (适用于MIPI CSI-2 2路RX PHY)	2.5	mA
VDD_MIPI_IP8 (适用于MIPI-DSI 4路TX PHY)	9.5	mA
VDD_USB_3P3 (适用于USB PHY)	25.2	mA
VDD_USB_IP8 (适用于USB PHY)	36.2	mA
VDD_USB_IP8 (适用于USB PHY)	22.2	mA
VDD_LVDS_IP8	45	mA

[1] VDD_ANAx_IP8指的是VDD_ANA0_IP8、VDD_ANA1_IP8和VDD_ANAVDET_IP8。

表7. i.MX 91的最大电源电流

电源轨	最大电流	单位
VDD_SOC	1500	mA
VDD_ANA_IP8	50	mA
VDD_ANAx_IP8 ^[1]	150	mA
NVCC_BBSM_IP8	2	mA

表7. i.MX 91的最大电源电流（续）

电源轨	最大电流	单位
NVCC_GPIO, NVCC_WAKEUP, NVCC_AON	$I_{max} = N \times C \times V \times (0.5 \times F)$ 式中： - N: 由电源线供电的I/O引脚数 - C: 等效外部电容负载 - V: I/O电压 (0.5 x F): 数据变化率。最高的时钟速率(F)为0.5 - 在此公式中, I_{max} 单位为安培, C 单位为法拉, V 单位为伏特, F 单位为赫兹	
VDD2_DDR	400	mA
VDD_USB_3P3 (适用于USB PHY)	25.2	mA
VDD_USB_1P8 (适用于USB PHY)	36.2	mA
VDD_USB_0P8 (适用于USB PHY)	22.2	mA

[1] VDD_ANAx_1P8指的是VDD_ANA0_1P8、VDD_ANA1_1P8和VDD_ANAVDET_1P8。

3.5.4 电源序列

尽管i.MX 91器件的电源数量比i.MX 93的少，但这两者的电源启动序列相似。有关电源序列的详细信息，请参阅《i.MX 91工业产品应用处理器数据手册》（文档IMX91IEC）和《i.MX 93工业产品应用处理器数据手册》（文档IMX93IEC）。

3.5.5 PMIC

恩智浦提供的PMIC PCA9451A和PF9453均适用于i.MX 93和i.MX 91。表8和表9分别列出了两者电源连接的不同之处。

表8. PCA9451A电源连接

SEQ	稳压器	电压(V)	电流最大值(mA)	电源轨	i.MX 93电压(V)	i.MX 91电压(V)	注释
T0	LDO1	1.8	10	NVCC_BBSM_1P8	1.8	1.8	-
T1	BUCK1 / BUCK3 ^[1]	0.85	4000	VDD_SOC	0.9 / 0.85 / 0.8 / 0.65	0.85 / 0.8 / 0.65	i.MX 93采用双相电源；i.MX 91采用单相电源，以节省外部组件
T2	LDO4	0.8	200	- VDD_ANA_0P8 - VDD_xxx_0P8	0.8	0.8	-
T3	BUCK5	1.8	2000	- NVCC_1P8 - VDD_ANAx_1P8 - VDD_xxx_1P8	1.8	1.8	-
T4	BUCK6	1.1	1500	- VDD2_DDR - VDDQ_DDR^[2]	1.1	1.1	LPDDR4为组合电源
T5	BUCK2	0.6	2000	VDDQ_DDR^[3]	0.6 V	未使用	LPDDR4X仅为0.6 V
T6	BUCK4	3.3	3000	- NVCC_3P3 - VDD_USB_3P3	3.3	3.3	-
T7	LDO5	3.3/1.8	150	NVCC_SD2	3.3/1.8	3.3/1.8	-

- [1] i.MX 91仅需要BUCK1供电，因为其最大电流低于2A。
- [2] 对于LPDDR4，i.MX93器件的VDDQ_DDR必须为1.1 V电源，但i.MX 91器件没有独立的VDDQ_DDR电源。
- [3] 对于LPDDR4X，i.MX93器件的VDDQ_DDR必须使用BUCK2提供0.6 V的电源。i.MX 91器件则不需要此配置。

表9. PF9453电源连接

SEQ	稳压器	电压(V)	电流最大值 (mA)	电源轨	i.MX 93电压 (V)	i.MX 91电压 (V)	注释
T0	LDO_SNVS	1.8	10	• NVCC_BBSM_IP8	1.8	1.8	-
T1	BUCK2 ^[1]	0.85	2000	• VDD_SOC	0.9 / 0.85 / 0.8 / 0.65	0.85 / 0.8 / 0.65	-
T2	LDO2 ^[2]	0.8	200	• VDD_ANA_0P8 • VDD_xxx_0P8	0.8	0.8	仅QFN封装有LDO2
T3	BUCK3	1.8	2000	• NVCC_IP8 • VDD_ANAx_IP8 • VDD_xxx_IP8	1.8	1.8	-
T4	BUCK1	1.1	2000	• VDD2_DDR • VDDQ_DDR ^[3]	1.1	1.1	LPDDR4为组合电源
T5	BUCK4	3.3	2500	• NVCC_3P3 • VDD_USB_3P3	3.3	3.3	-
T6	LDO1	3.3 / 1.8	150	• NVCC_SD2	3.3 / 1.8	3.3 / 1.8	-

- [1] BUCK2的最大电流为2 A，只能支持i.MX 93的部分应用场景。
- [2] 只有QFN封装有LDO2，WLCSFP封装必须使用外接LDO为VDD_ANA_0P8供电，或使用LDO1为VDD_ANA_0P8供电，
- [3] PF9453仅支持LPDDR4，VDD2和VDDQ必须组合为1.1 V。

禁用PCA9451A的BUCK2和BUCK3，可进一步降低i.MX 91应用的物料清单（BOM）成本。输入引脚和反馈引脚需连接到电源输入，而LX引脚可保持悬空，不需要外部电感和电容（参见图3）。

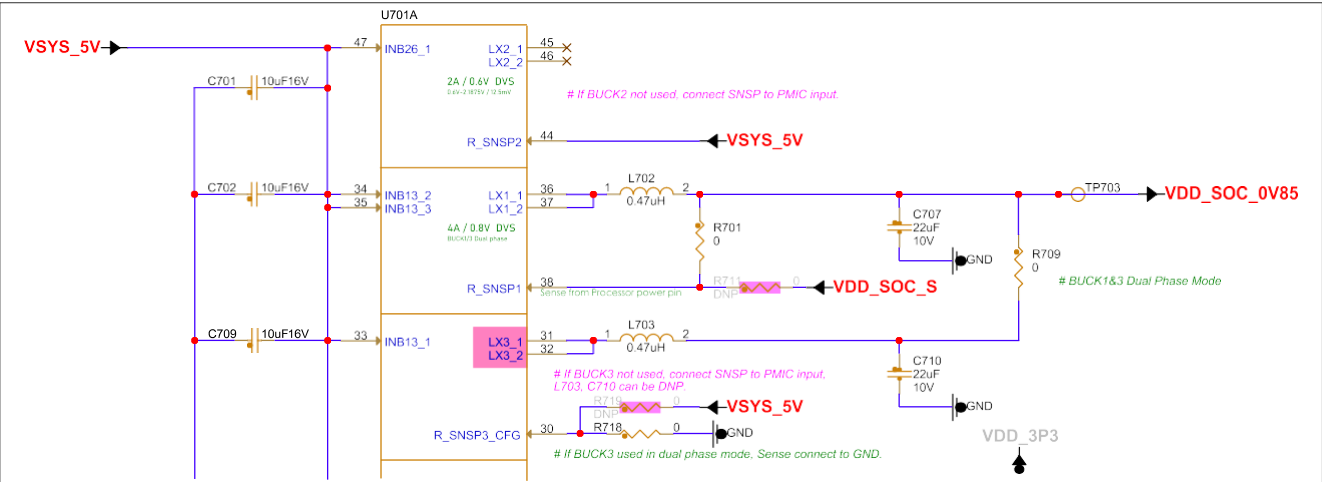


图3. 禁用PCA9451A BUCK2/3

4 封装与焊球图

i.MX 93和i.MX 91均提供以下两种封装：

- 1. 11x11 mm 封装，间距为 0.5 mm，焊盘数为 306。
- 2. 9x9 mm 封装，间距为 0.5 mm，焊盘数为 208。

有关封装和焊球图的详细信息，请参阅《i.MX 91工业产品应用处理器数据手册》（文档IMX91IEC）和《i.MX 93工业产品应用处理器数据手册》（文档IMX93IEC）。

4.1 11x11封装引脚列表

表10列出了i.MX 91在11x11 封装中发生变化的引脚情况。

表10. 11x11封装引脚的变更列表

BGA引脚编号	i.MX 93引脚名称	i.MX 91引脚名称	注释
G6	VDDQ_DDR	VDD2_DDR	i.MX 91仅支持LPDDR4，所有VDDQ_DDR 引脚均改为VDD2_DDR，且只能提供1.1 V电源。
J6	VDDQ_DDR	VDD2_DDR	
J7	VDDQ_DDR	VDD2_DDR	
L6	VDDQ_DDR	VDD2_DDR	
B3	LVDS_CLK_P	NC	• 这些引脚在 i.MX 91 中没有连接（NC），它们只是连接到焊球上，以确保机械稳定性。 • 仅对于基于i.MX 91的设计，这些引脚可以悬空。 • 若需与i.MX 93设计兼容，这些引脚的连接方式可以与i.MX 93保持一致。
A3	LVDS_CLK_N	NC	
B5	LVDS_D0_P	NC	
A5	LVDS_D0_N	NC	
B4	LVDS_D1_P	NC	
A4	LVDS_D1_N	NC	
B2	LVDS_D2_P	NC	
A2	LVDS_D2_N	NC	
C1	LVDS_D3_P	NC	
B1	LVDS_D3_N	NC	
E10	MIPI_CSII_CLK_P	NC	
D10	MIPI_CSII_CLK_N	NC	
B11	MIPI_CSII_D0_P	NC	
A11	MIPI_CSII_D0_N	NC	
B10	MIPI_CSII_D1_P	NC	
A10	MIPI_CSII_D1_N	NC	
E6	MIPI_DSII_CLK_P	NC	
D6	MIPI_DSII_CLK_N	NC	
B6	MIPI_DSII_D0_P	NC	
A6	MIPI_DSII_D0_N	NC	
B7	MIPI_DSII_D1_P	NC	
A7	MIPI_DSII_D1_N	NC	
B8	MIPI_DSII_D2_P	NC	
A8	MIPI_DSII_D2_N	NC	

表10. 11x11封装引脚的变更列表（续）

BGA引脚编号	i.MX 93引脚名称	i.MX 91引脚名称	注释
B9	MIPI_DSII_D3_P	NC	
A9	MIPI_DSII_D3_N	NC	
D8	MIPI_REXT	NC	
F6	VDD_LVDS_1P8	NC	
G8	VDD_MIPI_0P8	NC	
F8	VDD_MIPI_1P8	NC	

4.2 9x9封装引脚列表

表11列出了i.MX 91在 9x9 封装中发生变化的引脚情况。

表11. 9x9封装引脚的变更列表

BGA引脚编号	i.MX 93引脚名称	i.MX 91引脚名称	注释
F5	VDDQ_DDR	VDD2_DDR	i.MX 91仅支持LPDDR4，所有VDDQ_DDR引脚均改为VDD2_DDR，且只能提供1.1 V电压。
H5	VDDQ_DDR	VDD2_DDR	

5 参考资料

表12列出了相关的参考文档和资源，以供进一步查阅。下面列出的部分文档可能需在签署保密协议（NDA）后才可用。如需访问这些文档，请联系当地的现场应用工程师（FAE）或销售代表。

表12. 相关文档/资源

文档	链接/获取方式
i.MX 93工业产品应用处理器数据手册	IMX93IEC
i.MX 93硬件设计指南	IMX93HDG
i.MX 91工业产品应用处理器数据手册	IMX91IEC
i.MX 93评估套件	i.MX93EVK
i.MX 91评估套件	i.MX91EVK

6 缩略词与术语表

表13定义了本文档中使用的缩略词和术语。

表13. 缩略词与术语

缩略词	定义
ADC	模数转换器
BGA	球栅阵列
BOM	物料清单

表13. 缩略词与术语（续）

缩略词	定义
CAN	控制器区域网
CPU	中央处理器
CSI	摄像机串行接口
DDR	双倍数据速率
DRAM	动态随机存取存储器
DSI	显示器串行接口
eMMC	嵌入式多媒体卡
FlexIO	灵活的输入/输出
I ² C	集成电路
I/O	输入/输出
IOMUX	输入输出多路复用器
LDO	低压差
LVDS	低压差分信号
MIPI	移动工业处理器接口
MIPI-DSI	移动工业处理器接口--显示器串行接口
NDA	保密协议
PCB	印刷电路板
PHY	OSI模型物理层接口
PMIC	电源管理集成电路
QFN	无引线四方扁平封装
RAM	随机存取存储器
ROM	只读存储器
SAI	同步音频接口
SoC	片上系统
S/PDIF	索尼/飞利浦数字互连格式接口
SPI	串行外设接口
SW	软件
UART	通用异步接收器/发送器
USB	通用串行总线
WLCSP	晶圆级芯片规模封装

7 修订历史

表14总结了本文档的修订情况。

表14. 修订历史

修订编号	日期	说明
AN14012 v1.0	2024年11月22日	首次公开发布

Legal information

Definitions

Draft — A draft status on a document indicates that the content is still under internal review and subject to formal approval, which may result in modifications or additions. NXP Semiconductors does not give any representations or warranties as to the accuracy or completeness of information included in a draft version of a document and shall have no liability for the consequences of use of such information.

Disclaimers

Limited warranty and liability — Information in this document is believed to be accurate and reliable. However, NXP Semiconductors does not give any representations or warranties, expressed or implied, as to the accuracy or completeness of such information and shall have no liability for the consequences of use of such information. NXP Semiconductors takes no responsibility for the content in this document if provided by an information source outside of NXP Semiconductors.

In no event shall NXP Semiconductors be liable for any indirect, incidental, punitive, special or consequential damages (including - without limitation - lost profits, lost savings, business interruption, costs related to the removal or replacement of any products or rework charges) whether or not such damages are based on tort (including negligence), warranty, breach of contract or any other legal theory.

Notwithstanding any damages that customer might incur for any reason whatsoever, NXP Semiconductors' aggregate and cumulative liability towards customer for the products described herein shall be limited in accordance with the Terms and conditions of commercial sale of NXP Semiconductors.

Right to make changes — NXP Semiconductors reserves the right to make changes to information published in this document, including without limitation specifications and product descriptions, at any time and without notice. This document supersedes and replaces all information supplied prior to the publication hereof.

Suitability for use — NXP Semiconductors products are not designed, authorized or warranted to be suitable for use in life support, life-critical or safety-critical systems or equipment, nor in applications where failure or malfunction of an NXP Semiconductors product can reasonably be expected to result in personal injury, death or severe property or environmental damage. NXP Semiconductors and its suppliers accept no liability for inclusion and/or use of NXP Semiconductors products in such equipment or applications and therefore such inclusion and/or use is at the customer's own risk.

Applications — Applications that are described herein for any of these products are for illustrative purposes only. NXP Semiconductors makes no representation or warranty that such applications will be suitable for the specified use without further testing or modification.

Customers are responsible for the design and operation of their applications and products using NXP Semiconductors products, and NXP Semiconductors accepts no liability for any assistance with applications or customer product design. It is customer's sole responsibility to determine whether the NXP Semiconductors product is suitable and fit for the customer's applications and products planned, as well as for the planned application and use of customer's third party customer(s). Customers should provide appropriate design and operating safeguards to minimize the risks associated with their applications and products.

NXP Semiconductors does not accept any liability related to any default, damage, costs or problem which is based on any weakness or default in the customer's applications or products, or the application or use by customer's third party customer(s). Customer is responsible for doing all necessary testing for the customer's applications and products using NXP Semiconductors products in order to avoid a default of the applications and the products or of the application or use by customer's third party customer(s). NXP does not accept any liability in this respect.

Terms and conditions of commercial sale — NXP Semiconductors products are sold subject to the general terms and conditions of commercial sale, as published at <https://www.nxp.com.cn/profile/terms>, unless otherwise agreed in a valid written individual agreement. In case an individual agreement is concluded only the terms and conditions of the respective agreement shall apply. NXP Semiconductors hereby expressly objects to applying the customer's general terms and conditions with regard to the purchase of NXP Semiconductors products by customer.

Export control — This document as well as the item(s) described herein may be subject to export control regulations. Export might require a prior authorization from competent authorities.

Suitability for use in non-automotive qualified products — Unless this document expressly states that this specific NXP Semiconductors product is automotive qualified, the product is not suitable for automotive use. It is neither qualified nor tested in accordance with automotive testing or application requirements. NXP Semiconductors accepts no liability for inclusion and/or use of non-automotive qualified products in automotive equipment or applications.

In the event that customer uses the product for design-in and use in automotive applications to automotive specifications and standards, customer (a) shall use the product without NXP Semiconductors' warranty of the product for such automotive applications, use and specifications, and (b) whenever customer uses the product for automotive applications beyond NXP Semiconductors' specifications such use shall be solely at customer's own risk, and (c) customer fully indemnifies NXP Semiconductors for any liability, damages or failed product claims resulting from customer design and use of the product for automotive applications beyond NXP Semiconductors' standard warranty and NXP Semiconductors' product specifications.

HTML publications — An HTML version, if available, of this document is provided as a courtesy. Definitive information is contained in the applicable document in PDF format. If there is a discrepancy between the HTML document and the PDF document, the PDF document has priority.

Translations — A non-English (translated) version of a document, including the legal information in that document, is for reference only. The English version shall prevail in case of any discrepancy between the translated and English versions.

Security — Customer understands that all NXP products may be subject to unidentified vulnerabilities or may support established security standards or specifications with known limitations. Customer is responsible for the design and operation of its applications and products throughout their lifecycles to reduce the effect of these vulnerabilities on customer's applications and products. Customer's responsibility also extends to other open and/or proprietary technologies supported by NXP products for use in customer's applications. NXP accepts no liability for any vulnerability. Customer should regularly check security updates from NXP and follow up appropriately. Customer shall select products with security features that best meet rules, regulations, and standards of the intended application and make the ultimate design decisions regarding its products and is solely responsible for compliance with all legal, regulatory, and security related requirements concerning its products, regardless of any information or support that may be provided by NXP.

NXP has a Product Security Incident Response Team (PSIRT) (reachable at PSIRT@nxp.com) that manages the investigation, reporting, and solution release to security vulnerabilities of NXP products.

NXP B.V. — NXP B.V. is not an operating company and it does not distribute or sell products.

Trademarks

Notice: All referenced brands, product names, service names, and trademarks are the property of their respective owners.

NXP — wordmark and logo are trademarks of NXP B.V.

AMBA, Arm, Arm7, Arm7TDMI, Arm9, Arm11, Artisan, big.LITTLE, Cordio, CoreLink, CoreSight, Cortex, DesignStart, DynamIQ, Jazelle, Keil, Mali, Mbed, Mbed Enabled, NEON, POP, RealView, SecurCore, Socrates, Thumb, TrustZone, ULINK, ULINK2, ULINK-ME, ULINK-PLUS, ULINKpro, μ Vision, Versatile — are trademarks and/or registered trademarks of Arm Limited (or its subsidiaries or affiliates) in the US and/or elsewhere. The related technology may be protected by any or all of patents, copyrights, designs and trade secrets. All rights reserved.

Microsoft, Azure, and ThreadX — are trademarks of the Microsoft group of companies.

目录

1 介绍..... 2

2 功能对比..... 2

3 硬件设计的关键考虑因素..... 3

3.1 DDR接口..... 3

3.2 视频接口..... 3

3.3 音频接口..... 3

3.4 IOMUX选择..... 4

3.5 电源..... 5

3.5.1 电源架构对比..... 6

3.5.2 电源工作范围..... 7

3.5.3 最大的预估电流..... 9

3.5.4 电源序列..... 10

3.5.5 PMIC..... 10

4 封装与焊球图..... 11

4.1 11x11封装引脚列表..... 12

4.2 9x9封装引脚列表..... 13

5 参考资料..... 13

6 缩略词与术语表..... 13

7 修订历史..... 14

法律声明..... 15

Please be aware that important notices concerning this document and the product(s) described herein, have been included in section 'Legal information'.