

# S32K1 到 S32K3 移植指南

作者：恩智浦半导体

## 1. 介绍

本应用笔记介绍了 S32K1 和 S32K3 系列产品的  
主要区别，以及从 S32K1 移植到 S32K3 应考虑  
的一般注意事项。本文重点聚焦 S32K3x4 芯片  
(4MB 闪存芯片)。S32K3 家族系列的其它成员  
(1MB、2MB 和未来的 8MB 芯片系列) 也可以进  
行类似的比较。我们显示 8MB 芯片多样的基本信  
息，其附加的信息将在下一次修订中提供。

如需了解更多信息，请联系您的销售代表/现场  
支持工程师或参见“参考资料”。

## 目录

1. 介绍	1
2. 变更概览	2
3. 平台架构	4
4. 存储器和 OTA	7
4.1. RAM	8
4.2. Flash	10
4.3. OTA	12
5. 时钟、电源管理、复位和启动	13
5.1. 时钟架构	13
5.2. 电源管理和工作模式	16
5.3. 复位和启动	20
6. 信息安全	23
6.1. 移植到 K3 系列需要考虑的事项	25
7. 功能安全	25
7.1. 移植到 K3 系列需要考虑的事项	26
8. 时序、交叉触发和 ADC	26
9. 通信模块	29
9.1. 以太网 MAC	29
9.2. FlexCAN	31
9.3. FlexIO	32
9.4. QuadSPI	33
9.5. UART/LIN	35
9.6. SPI	35
9.7. I2C	36
9.8. SAI	37
10. 引脚管理和特点	37
10.1. 端口和引脚分配	37
10.2. K1 和 K3 系列的引脚特性	38
10.3. 外部中断	39
11. 硬件和引脚	39
12. 软件和工具	42
12.1. 恩智浦提供或计划提供的软件产品	43
12.2. 调试能力	43
13. 参考资料	44



## 2. 变更概览

表 1 以 S32K1 为基准，概括了变更情况，并列举了 K3 家族系列所有成员的特性。此表中还有一个“差别程度”列，用于指示变化程度。

“差别程度”这一列分为以下几类：

- **高**：全新的外设/IP 块。可能需要对软件进行重大更改。
- **中**：对现有 IP 进行重大更改，需要对软件进行更改。
- **低**：对新 IP 进行微小改动，只需对软件进行微小的改动或不更改。

表 1 S32K1 和 S32K3 系列比较

	系列名称	S32K1	差别	S32K3
	功能安全/ASIL	B	中	从 B 到 D
存储器与安全	P-Flash [MB]	2MB	低	1 至 8
	OTA ( A/B 交换 )	Y ( 软件 )	高	Y ( 硬件 )
	D-Flash [kB]	64	低	64 至 128
	EEPROM [kB]	最大 4kB ( 通过 D-Flash/FlexNVM )	高	软件 EEPROM 驱动程序
	总 RAM [kB]	19 至 256	低	128 至 1152
	总 RAM 中的可配置 TCM [kB]	N/A	高	96 至 384
	信息安全解决方案	CSEc	高	HSE B
内核性能	内核数量	1 个 CM0+ (K11x)或 1 个 CM4F (K14x)	低	1 个 M7 至 3 个 M7 ( 包括 锁步配置 )
	频率[MHz]	48/112	低	120 至 240
	DMA	4/16 通道	低	12 至 32 通道
	DMIPS	130	NA	256 至 2325
通信	CAN FD	1 至 3	低	3 至 8
	以太网	1 个 100Mbps ( 仅限 K148 )	低	1 个 100Mbps + TSN 或 1Gbps + TSN

	系列名称	S32K1	差别	S32K3
	SAI	0至2	低	0至2
	LIN/LPUART	2至3	中	4至16
	SPI	1至3	低	4至6
	I2C	1至2	低	2
	I3C	0	高	0至1
扩展模块	FlexIO	8通道	低	16至32通道
	QSPI	1	低	1
	SDHC	0	高	0至1
模拟与定时器	12位ADC	1个13通道至2个32通道	低	2个或3个实例, 每个实例24通道
	ACMP (实例)	1	低	1至3
	TRGMUX、ADC交叉触发	Y	高	Y
	定时器模块/通道	2至8个模块/16至64通道	高	3个模块/24至72通道 (仅限EMIOS, 但包含额外的定时器)
	RTC	Y	低	Y
封装	289 MapBGA	不可用	高	Y
	257 MapBGA	不可用	高	Y
	172 MaxQFP	176 LQFP	高	Y
	100 MaxQFP	100 LQFP	高	不适用于K3x4, 但K3x1和K3x2计划采用100 MaxQFP封装。
	100 MapBGA	Y	高	
	100 LQFP	Y	高	
	64 LQFP	Y	高	不存在, 但100 MaxQFP与64 LQFP在尺寸方面非常接近
	48 LQFP	Y	高	不适用于K3x4, 但考虑用于K311

总结：

- 根据客户的具体使用案例，大约 40%的 IP/模块重复使用，而 K3 中有 60%是新功能或进行了大幅更改。然而，交付给客户的软件包可扩展兼容性。请参见本文件末尾列出的“恩智浦提供或计划提供的软件产品”。
- 尽管 S32K1 与 S32K3 重用了大量模块和功能，但 S32K1 和未来的 S32K3 系列成员之间存在中等兼容性。
- S32K1 的功能安全和信息安全解决方案与 S32K3 有很大不同，原因在于 S32K3 提供了扩展的功能，具有更高的功能安全（ASILD）和信息安全（HSE-B）。
- S32K1 和 S32K3 的封装方式不同，需要重新设计硬件，但平台之间的引脚布局和信号分配已尽可能相似。如需了解详细信息，请参见“参考资料”部分。

### 3. 平台架构

下图显示了 S32K14X 的框图。图 2 为 S32K11X 的框图，图 3 为 S32K3X4 的框图，图 4 为 S32K312 的框图。主要差别如表 1 所示。

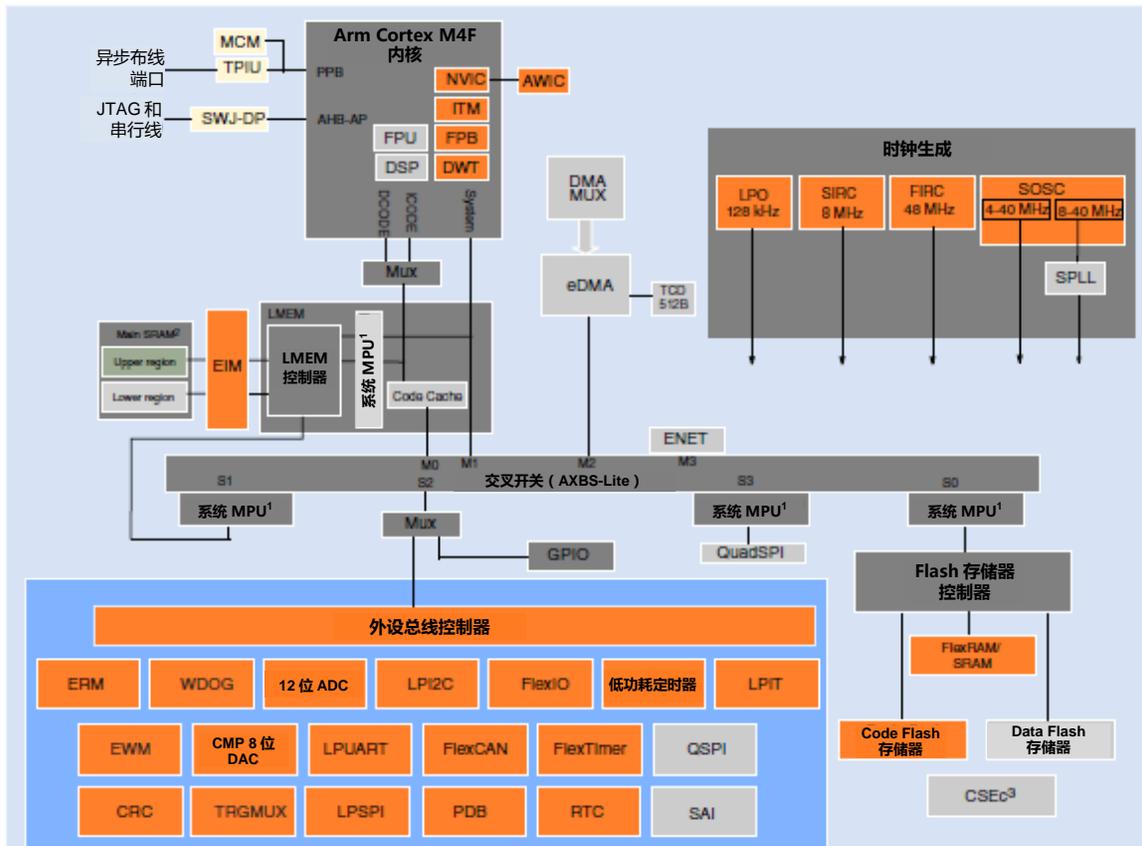


图 1. S32K14X 框图

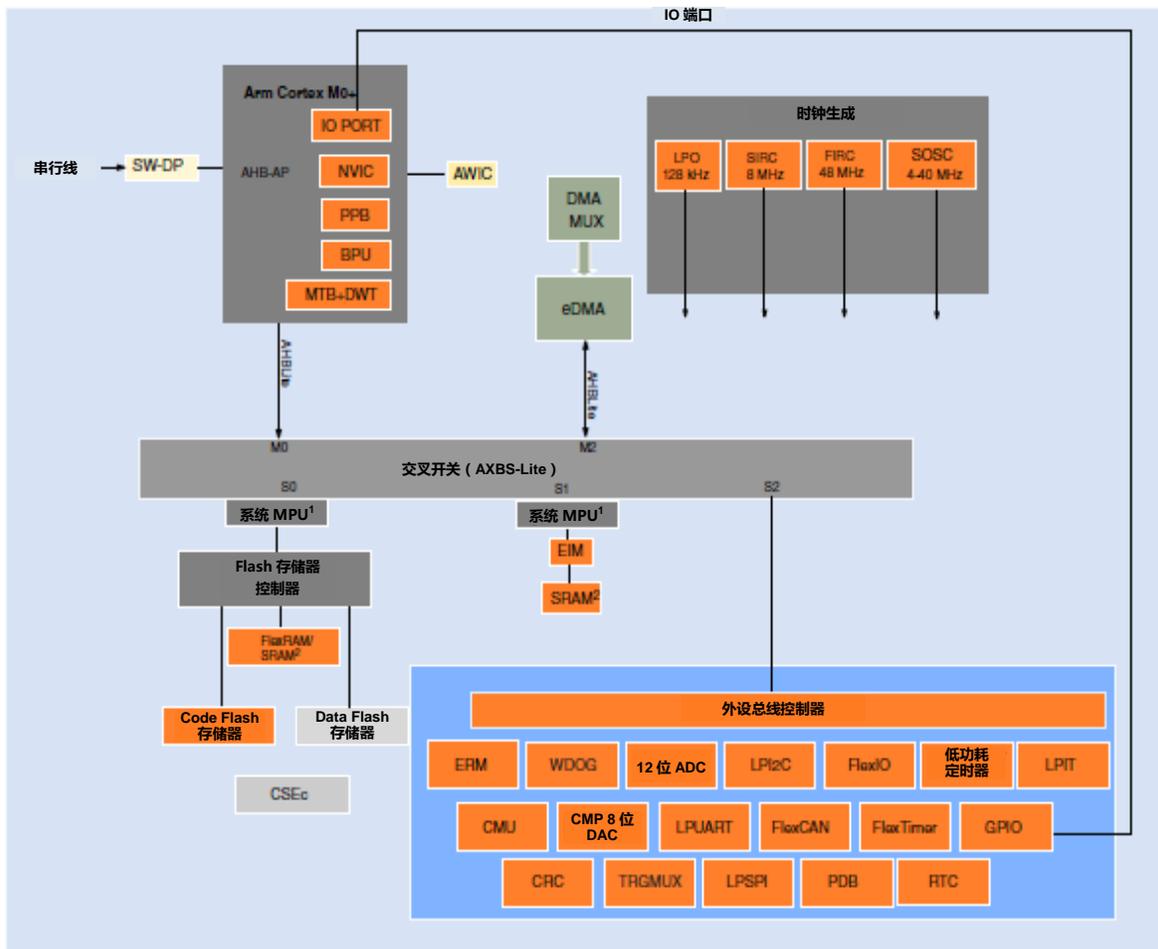


图 2. S32K11X 框图

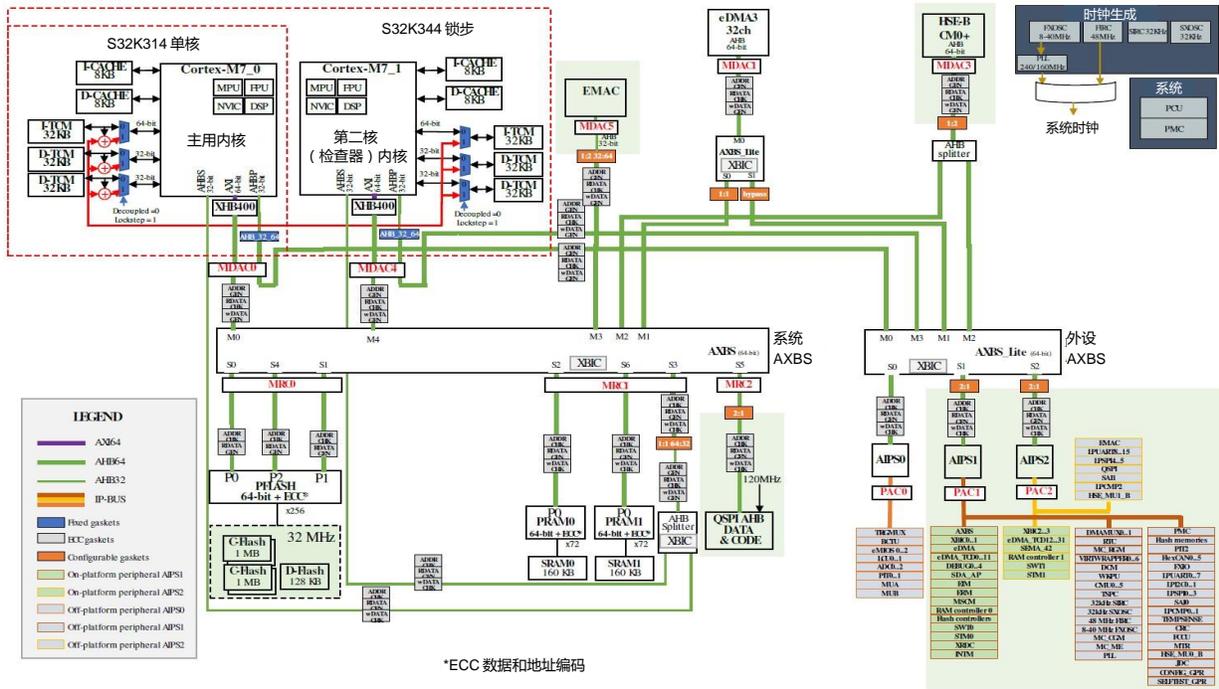


图 3. S32K3x4 平台架构框图

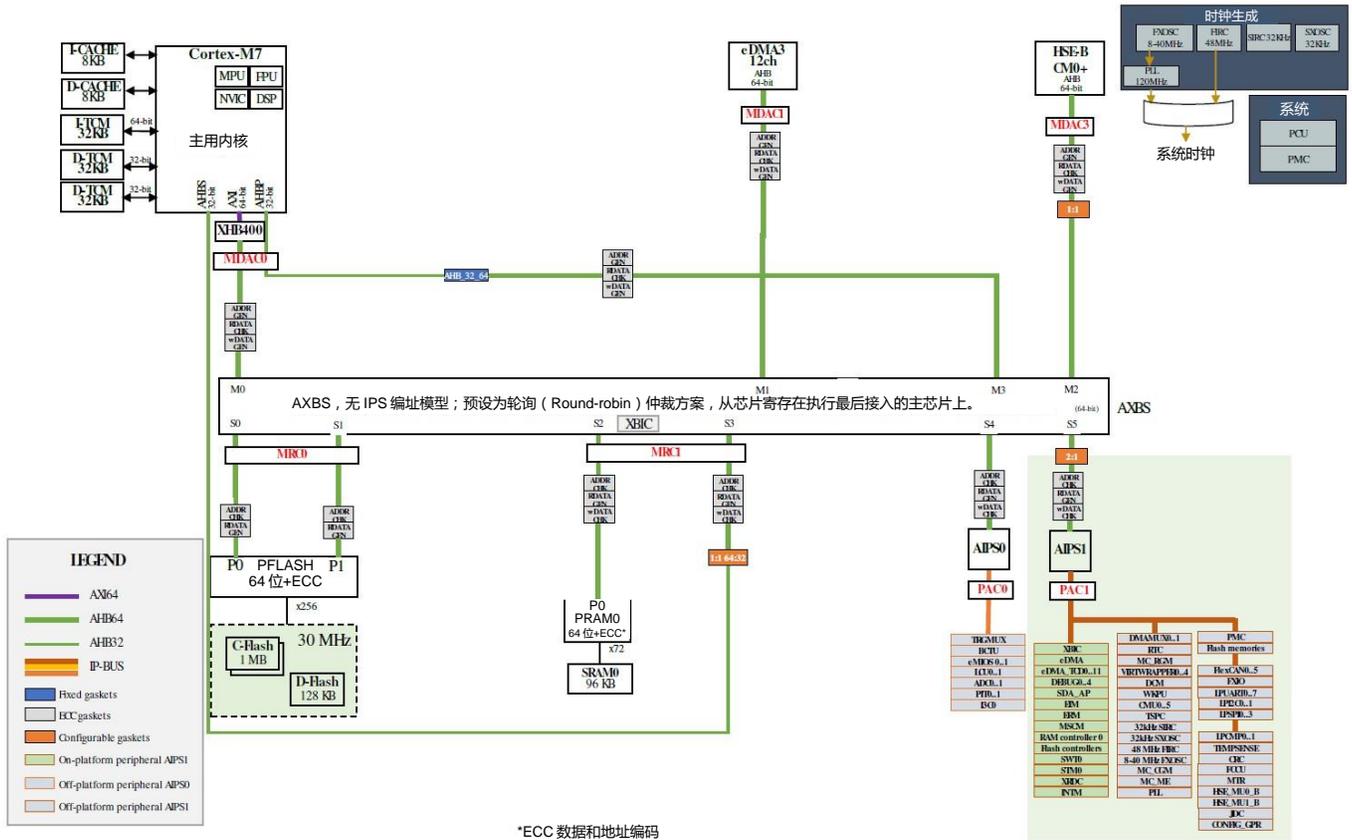


图 4. S32K312 平台架构框图

表 2 平台的区别

特性	S32K11x	S32K14x	S32K3xx
内核	ARM Cortex M0+	ARM Cortex M4F	ARM Cortex M7_0/1
TCM 支持*	否	是, 所有 RAM 均支持	是
eDMA	是		
XBAR	一个	一个	系统和外设
备用 RAM	NA**	NA**	32 至 64KB
应用内核之间的消息单元 (MU)	NA	NA	是
硬件安全引擎 (HSE) (安全内核)	自定义 IP	自定义 IP	ARM Cortex CM0+

\*CM7\_1 的 TCM 在锁步模式下添加到 CM7\_0 TCM。

\*\*S32K1XX 系列不需要备用 RAM, 因为在低功耗模式下, SRAM 保存信息。

经过性能比较后, S32K3 M7 内核的标准性能为 2.4 DMIPS/MHz。S32K14x 内核的标准性能为 1.25 DMIPS/MHz。该平台的改进主要归因于仅使用 CM7 内核。

### 3.1.1. 移植到 K3 系列需要考虑的事项

对于普通的应用, 从内核和平台的角度来看, 需要调整的方面并不多。对于 K3 系列, 如果要利用更高级别的性能, 包括 TCM、XBAR 和新的安全功能, 则需要进一步利用。

## 4. 存储器和 OTA

下表列举了有关 S32K1 和 S32K3 的更多比较, 涉及存储器及其接口的比较。

表 3 存储器方面的常规差别

特性	S32K1	S32K3
Program flash 存储器	最多 2 MB	最多 8 MB
FlexMemory	最多 64 KB Data flash ( D-flash ) /仿真 EEPROM 2 备份 ( E-flash ) 存储器: 额外 4KB 的 FlexRAM, 支持高耐久性、非易失性仿真 EEPROM	NA。参见 Data Flash 项

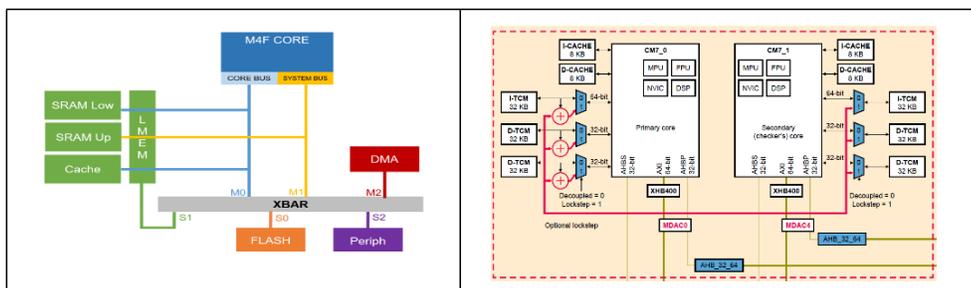
特性	S32K1	S32K3
Data Flash	最多 64 KB Data flash ( D-flash )	128 KB*
Flash 存储器控制器缓存	是 ( 仅限单个推测预取缓冲区 )	在 AHP 端口 0、端口 1 和端口 2 的每个预取缓冲区中，最多可缓冲四页数据 ( 256 位页面大小 ) *
随机存取存储器 ( RAM )	256 KB。 其中 4KB 是 EERAM 解决方案的一部分	1152 KB 的 SRAM ( 包括 384 KB 的 TCM ) **
FlexRAM ( 也可用作系统 RAM )	4 KB	NA。参见 RAM 项
低漏电备用存储器	在所有模式下都保留的 RAM	64 KB，具有待机模式保留功能*
4 线 SPI ( 外部存储器接口 )	S32K148：支持 SDR 和 HyperRAM 模式，分别支持 4 条和 8 条双向数据线	1 个实例最多有 4 条双向数据线。S32K358 支持 SDR/DDR HyperRAM 功能。如需了解更多详细信息，请参见 QSPI 部分
纠错码 ( ECC )	是	是
Cache	4 KB	每个 CM7 内核最多 8 KB 数据和 8 KB 指令缓存*
用 FlexRAM 模拟 EEPROM	4 KB ( 512 KB 的 D-Flash 作为 2 MB Flash 的一部分 )。64 KB 的 Flash 用作 EEPROM 备份，最后 512 KB 数据块的剩余 448 KB 可用作 Data flash 或 Program flash。	通过软件

\*可能会更改

\*\*SRAM 区域不可缓存

S32K1 和 S32K3 在存储器架构上有重大不同。下面的章节介绍了最重要的特性和需要详细考虑的要点。

### 4.1. RAM



S32K1 到 S32K3 移植指南，第 0 版，2021 年 10 月

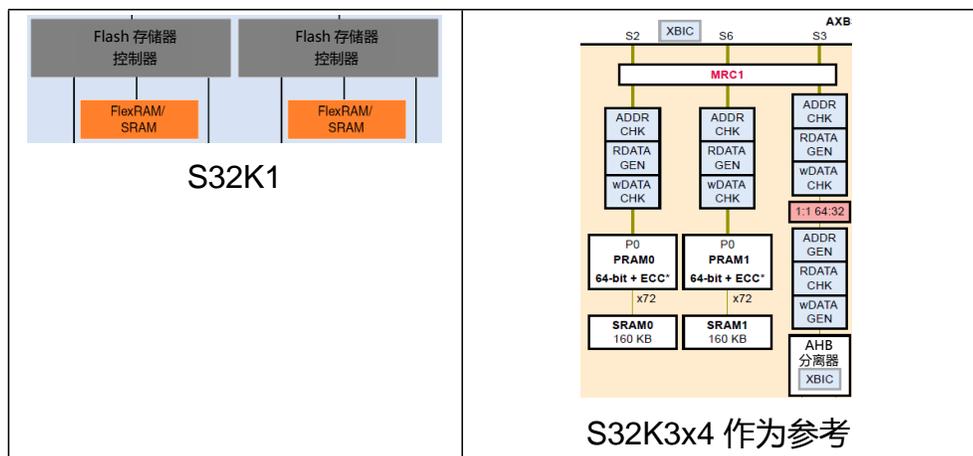


图 5. Flash 框图示例

在 S32K1 上，RAM 被分为两个区域，即 SRAM\_L 和 SRAM\_U，这些 RAM 与 Arm® Cortex-M4F® 和 Arm Cortex-M0+® 内核紧密耦合。S32K1 搭载一个可用作系统 RAM 的 FlexRAM 存储器。

#### 4.1.1. 移植到 K3 系列需要考虑的事项

S32K3 RAM 在 TCM 存储器和 SRAM0-SRAM1 分离块中进行分区。S32K1 中没有 TCM（紧耦合存储器）。TCM 具有显著的应用优势，因为内核可通过专用连接访问它。在 S32K3 中，每个内核都有一个专用的 I-TCM 和 D-TCM，而且在锁步操作中，检查器内核的 TCM 被添加到主内核中（M7\_0 核）。TCM 可用作内核的专用存储器，也可以用作系统 RAM，并为 eDMA 或 EMAC 等其他主芯片提供后门接入。如需了解 TCM 的详细用途和功能，请参见《S32K3 参考手册》。

## 4.2. Flash

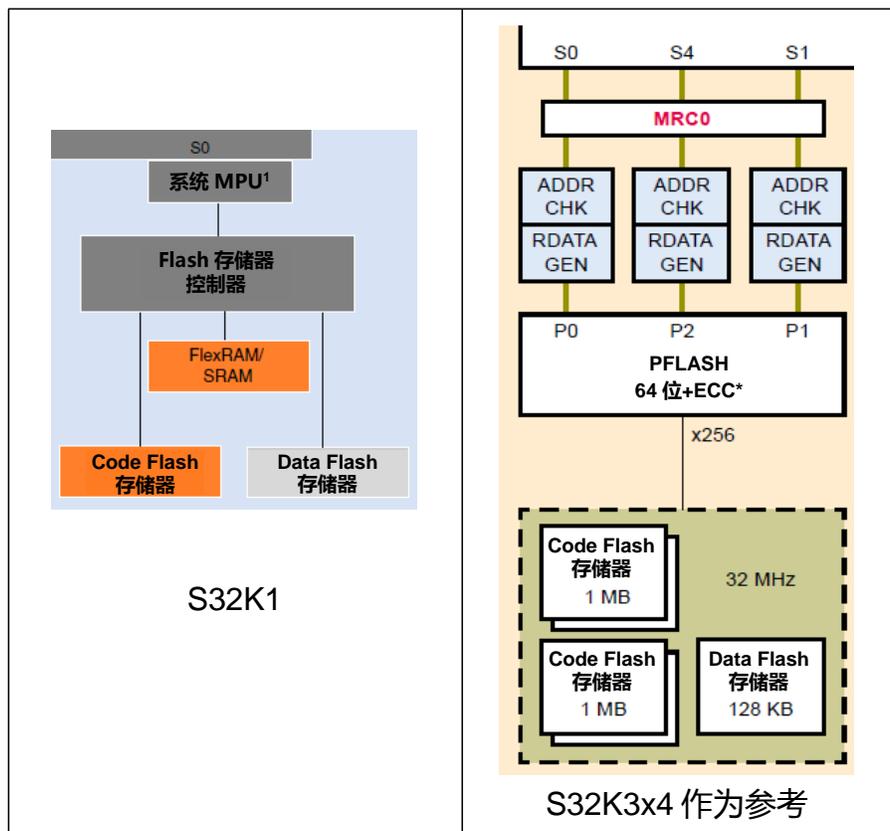


图 6. Flash 块区别图示例

S32K1 芯片中的 Flash 存储器由 Program Flash 存储器和 Flex 存储器组成。Flex 存储器包括 FlexNVM 和 FlexRAM。FlexNVM 可执行程序代码，将数据和功能保存为备份仿真 EEPROM 数据，FlexRAM 可用作 SRAM 或高耐久性仿真 EEPROM 存储器，并加速 Flash 存储器编程。

### 4.2.1. 移植到 K3 系列需要考虑的事项

在 S32K3 上，Flash 存储器由块、Code Flash 0-3、Data Flash 和 UTest NVM 扇区组成，一些块不适用于某些型号。块的数量最多 5 个，最少两个。块的大小可以为 256KB 到 2MB 不等，还有一些区域受到 HSE 保护，应用内核无法访问这些区域。

Flash 可以利用四重读取功能（在不同的块之间）并行执行多次读取。当内置 Flash 存储器对给定分区执行写入操作（编址或擦除）时，它可以同时从任何其他分区执行读取操作。共有 3 个编址接口（Main、Alternate 和 Express Program），以防止拒绝服务攻击。

UTest 扇区是 S32K3 中新增的另一项功能，这是一个专用非易失性扇区，具有独立编址功能，可用于存储测试信息并支持 RWW。

表 4 EEPROM 仿真注意事项

EEPROM 仿真注意事项	
S32K1	S32K3
<ul style="list-style-type: none"> <li>• S32K1 芯片包含硬件仿真 EEPROM</li> <li>• EEPROM 仿真可以通过 Flex Memory 配置来实现。</li> <li>• Flash 模块 FTFC 硬件有效地提供 RAM 缓冲区 ( FlexRAM ) 作为虚拟 EEPROM , 用于对接用户/EEPROM 驱动程序 , 以此模拟 EEPROM 的特点。</li> <li>• 使用硬件内置文件系统将数据自动编写到 FlexNVM 块中。</li> </ul>	<ul style="list-style-type: none"> <li>• 与 S32K1 不同, S32K3 没有基于硬件状态机的 EEE。</li> <li>• S32K3 有 128KB Data Flash 块用于 EEPROM 仿真 ( 一个单独的 RWW ) 。</li> <li>• Flash 块可用作活跃块 ( Active block ) 来管理和交换记录。</li> <li>• 要在 S32K3 嵌入式的 Flash 上模拟 EEPROM , 可以使用软件驱动程序、Flash 中的战略性双字过度编程, 根据一些要求以及 EEPROM 软件驱动程序的最佳实践来实现。</li> <li>• 恩智浦将提供仿真驱动程序 ( RTD ) 、应用笔记和示例代码。</li> </ul>

此外,《参考手册》中提供了一些有关 EEPROM 仿真驱动程序的好方法。恩智浦为 FEE 驱动程序提供实时驱动 ( RTD ) 包 ( 包含在 SW32K3\_RTD 包中 ) 。如需了解更多信息,请参见 [AN4868](#)。

### 注意

EEPROM 仿真驱动程序应内置容错功能,允许“跳过”记录。如编址失败,能够在下一个可用记录位置 ( 记录退役 ) 重新尝试进行编址。如果扇区擦除失败,则需要能够使扇区退役 ( sector retirement ) 。

## 4.2.2. S32K1 与 S32K3 的可靠性和时间性能比较

表 5 耐久性和性能

特性	S32K1	S32K3	单位
数据保留最多 1K 周期	20	20	年
周期耐久性	1 K	1 K ( 1 MB 块 ) 100 K ( 256 和 512 KB 块 )	周期
双字 ( 64 位 ) 编址时间	90	102	μs
页 ( 256 位 ) 编址时间		142	μs
四页 ( 1024 位 ) 编址时间	5000	314	μs
8 KB 扇区编址时间		19	ms
8 KB 扇区擦除时间		4.8	ms

特性	S32K1	S32K3	单位
256 KB 块擦除时间	250	22.8	ms
1 MB 块擦除时间	250 ( 512 KB Flash )	30.6	ms
擦除所有块	1400		ms

### 4.3. OTA

在实现 OTA 方面，S32K1 和 S32K3 有一些不同。这两个系列都支持该功能，但 S32K3 扩展了 OTA 的硬件功能，实现了主动和被动块概念，以及独立存储器块之间的边读边写功能（read-while-write capability）。下表列举了这两个系列在 OTA 功能方面的主要差别。

表 6 OTA 功能

OTA 功能	S32K1	S32K3
A/B 交换功能	否	是
Flash 分区数	最多 3 个	最多 4 个
边读边写功能	K146/K148：是 其他：否	是
断电验证功能	通过软件实现	通过硬件实现
镜像验证功能	通过软件实现，启动后完成。	通过硬件实现，在启动前完成。
固件之间即时切换功能	否，需要软件验证。	是，已通过硬件验证实现。
Flash 重映射	否	是
需要与位置无关的代码或 Linker 管理	是	否
可锁定 Flash 区域	是	是
应用程序运行时更新	K146/148：是 其他：否	是
安全启动	是	是
备用固件大小	62 kB – 508 kB S32K148：最多 1M 508 kB ( 使用 QSPI )	K3x4: 2 MB K3x2: 1 MB K3x1: 512 kB
应用固件大小	62 kB – 508 kB S32K148：最多 1M 508 kB ( 使用 QSPI )	K3x4: 2 MB K3x2: 1 MB K3x1: 512 kB

### 4.3.1. 移植到 K3 系列需要考虑的事项

如上表所示，K3 在 OTA 解决方案中提供了更多功能。其中包括引入了主动和被动块、Flash 重映射和 A/B 交换概念；这些功能允许“备用固件”实现回滚，并支持“无缝更新”实现零停机安装。如需了解 OTA 实现的更多详细信息，请参见与该主题有关的恩智浦文档。

使用 S32K3 的一个好处是通过硬件实现的各种功能，相比 S32K1 中可以通过软件实现；这样就不需要修改 Linker 文件，也不需要执行复杂的存储器空间跟踪。

## 5. 时钟、电源管理、复位和启动

### 5.1. 时钟架构

在时钟源方面，S32K3 和 S32K1 非常相似。下面的表格列出了时钟源比较，但忽略了一些准时性上的差别（涉及某些配置寄存器和 SoC 集成方面的内容）。

表 7 S32K1 和 S32K3 的时钟源

S32K1	S32K3	重要备注
Fast IRC 48 MHz	Fast IRC 48 MHz	在两种架构中，都是复位后的默认时钟源。 K3：在 RUN（运行）模式下不能被关闭。
Slow IRC 8 MHz	Slow IRC 32 KHz	K3：无法再选作系统时钟。
SOSC (4-40) MHz	FXOSC (8-40) MHz	K3：添加了两个可配置参数（放大器跨导和稳定计数器值）。 K3：无法再选作系统时钟。
LPO 128 KHz	SXOSC (32.768 KHz)	都是两种架构的理想 RTC 时钟源。 K3：添加了新参数（稳定计数器值）。 K3：SXOSC 不支持微调（作为 LPO）。
系统 PLL (90-160) MHz	PLL (48-320) MHz	K3：VCO 频率最多 1280 MHz（K1 为 320 MHz）。 K3：增加了可编程频率调制和锁定检测电路。

使用 S32K1 系列进行设计时，在选择所需的系统时钟源（PLL、FIRC、SIRC 或 SOSC）后，用户应关注 3 个主要时钟节点——CORE、BUS 和 FLASH。

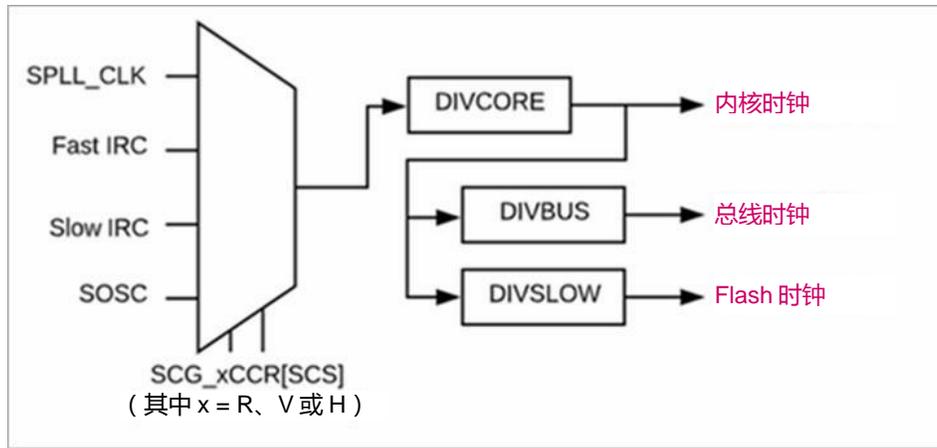


图 7. S32K1 系统时钟

另一方面，当使用 S32K3 时，系统时钟选项会变少（PLL 或 FIRC），但系统时钟节点的数量会增加。

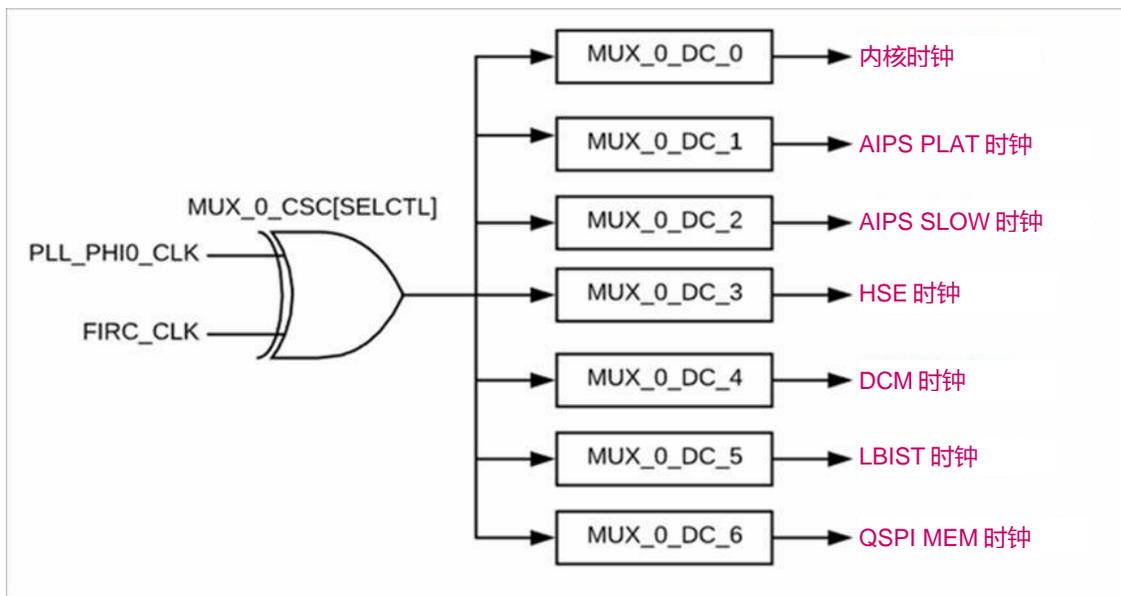


图 8. S32K3 系统时钟

### 5.1.1. 移植到 K3 系列需要考虑的事项

时钟节点是如何分布到每个平台内的外设的，这一点非常重要。对于 S32K1，每个时钟源有两个单独的分支，可为大多数外设提供 8 个异步外围时钟源。

在 S32K3 架构中，CORE\_CLK、AIPS\_PLAT\_CLK 和 AIPS\_SLOW\_CLK 节点为 SoC 模块馈入时钟信号。下面列举了一些外围时钟进行比较。如需了解更多详细信息，请参见相应的参考手册（RM）。

表 8 S32K1 和 S32K3 模块时钟示例

IP	S32K1	S32K3
<b>FlexCAN 协议引擎</b>	SOSCDIV2_CLK  SYS_CLK	AIPS_PLAT_CLK  FXOSC_CLK  FIRC_CLK
<b>FTM/EMIOS 计数器时钟</b>	SOSCDIV1_CLK SIRCDIV1_CLK FIRC_DIV1_CLK SPLLDIV1_CLK TCLKn (Pad) RTC_CLK SYS_CLK	CORE_CLK
<b>ADC 转换时钟</b>	SOSCDIV2_CLK SIRCDIV2_CLK FIRCDIV2_CLK SPLLDIV2_CLK	CORE_CLK

在本节的结尾，再总结一下几个主要常规差别。

表 9 S32K1 和 S32K3 的时钟功能

特性	S32K1	S32K3
<b>系统时钟设置（多路复用器和分频器）</b>	SCG (系统时钟发生器)	MC_CGM (时钟生成模块)
<b>外围时钟门控</b>	PCC (外围时钟控制器)	MC_ME (模式输入模块)
<b>时钟监测单元</b>	S32K11x 有两个实例，用于监测安全相关应用中的时钟运行	引入了 4 个新实例（共 6 个），其中两个是频率计。

两个 S32K 系统都支持 CLKOUT 引脚查看内部时钟。

## 5.2. 电源管理和工作模式

从 S32K1 移植到 S32K3 最明显的差别之一是支持的电源模式的数量。下图展示了两种架构中实现的电源模式及其与 Cortex M0+、Cortex M4 和 Cortex M7 模式的关系。

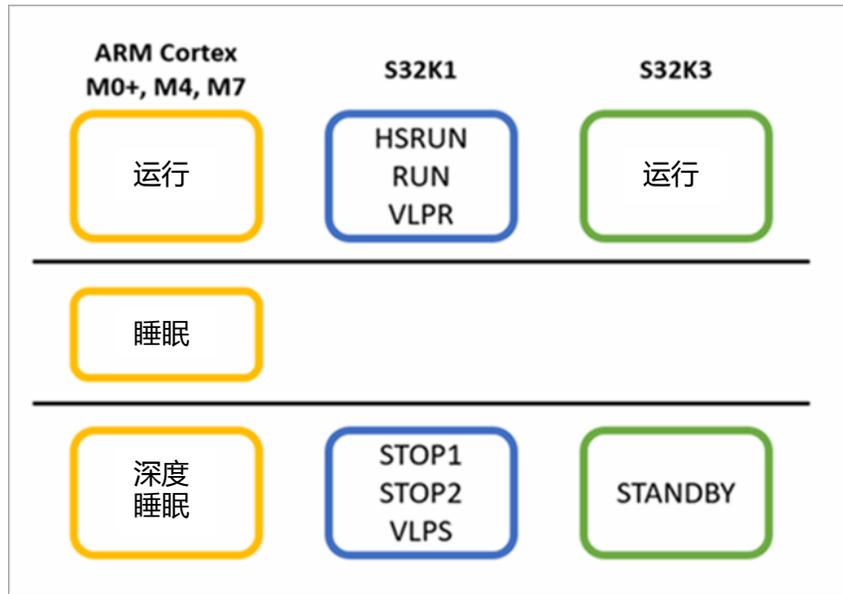


图 9. S32K 的电源模式

### 5.2.1. 移植到 K3 系列需要考虑的事项

在 S32K3 平台上开发低功耗应用时，需考虑的一个重要方面是唤醒后芯片的行为。

下图显示，当 S32K1 从深度睡眠中唤醒时，会进入 VLPR 甚至 RUN（运行）模式（不经历复位事件）。

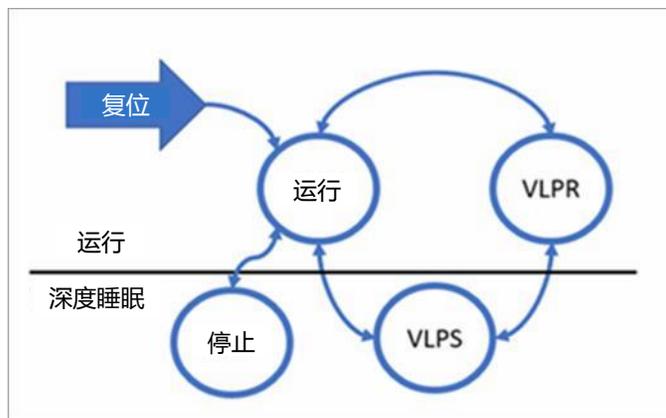


图 10. S32K1 电源模式状态转换图 (不包括 HSRUN)

在 S32K3 芯片中，该流程发生了变化。下图显示了简略的待机退出流程，在软件开发过程中，用户应考虑 S32K3 唤醒后的行为，与 S32 K1 不同，S32K3 系列产品在 WFI 指令之后，程序不会立即继续。

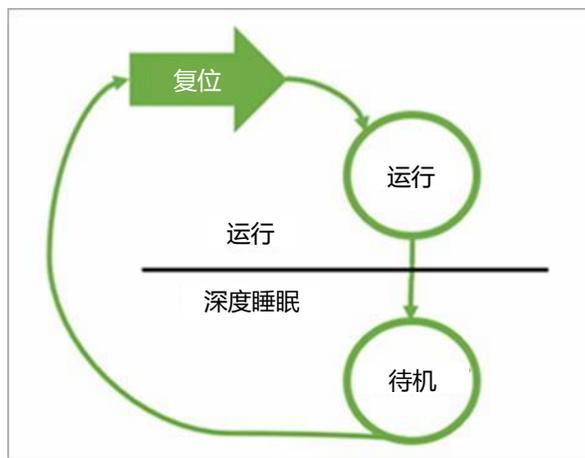


图 11. S32K3 电源模式状态转换图

如需了解唤醒事件后复位的更多详细信息，请参见“[复位和启动](#)”部分。Cortex M0+、Cortex M4 和 Cortex M7 搭载了异步唤醒中断控制器 (AWIC)。K3 包含 WKPU 单元，用于配置唤醒事件。下面是可用唤醒源的比较。

表 10 S32K1 和 S32K3 的唤醒源

S32K1——停止和 VLPS	S32K3——待机
<b>可用系统复位 (RESET_b、POR、JTAG)</b>	
任何启用的引脚中断	60 个 GPIO 引脚
ADCx	在待机模式下不可用

<b>CMP</b>	模拟 CMP ( 轮询 )
<b>LPI2C0</b>	待机模式下不可用——需要引脚 ( Pin ) 唤醒， 然后启用外设
<b>LPUART</b>	
<b>LPSPi</b>	
<b>LPTMR0</b>	
<b>RTC</b>	RTC ( API 或超时 )
<b>CAN0 ( PNET )</b>	待机模式下不可用——需要引脚 ( Pin ) 唤醒， 然后启用外设
<b>不可屏蔽中断 ( NMI )</b>	单个 NMI 引脚与所有应用内核连接。
<b>WDOG</b>	SWT0
<b>FlexIO</b>	待机模式下不可用——需要引脚唤醒，然后启用外设
<b>LPIT</b>	RTI 事件
<b>CRC</b>	待机模式下不可用
<b>SGC</b>	

**注意**

要比较每个芯片在不同温度下的电流消耗，请参见 S32K 数据手册。

现在该分析深度睡眠期间可用的模块了，如下表所示。

表 11 S32K1 和 S32K3 的模块在低功耗模式 ( 深度睡眠 ) 下的操作

模块	S32K1 STOP	S32K1 VLPS	S32K3 STANDBY
<b>系统</b>			
<b>内核、NVIC</b>	OFF	OFF	OFF
<b>LVD/LVR</b>	都处于活跃 ( Active ) 状态	LVR 处于活跃 ( Active ) 状态	LVR 处于活跃 ( Active ) 状态
<b>DMA</b>	异步操作	异步操作	OFF
<b>看门狗</b>	异步操作 ( STOP1 ) FF ( STOP2 )	异步操作	FF

模块	S32K1 STOP	S32K1 VLPS	S32K3 STANDBY
<b>时钟</b>			
LPO/SXOSC	LPO FF	LPO FF	SXOSC FF
PLL	FF	OFF	OFF
SIRC	FF	FF	FF
FIRC	FF	OFF	FF
SOSC/FXOSC	FF	OFF	FF
<b>通信</b>			
LPUART	异步操作 ( STOP1 ) FF ( STOP2 )	异步操作	OFF
LPSPi	异步操作 ( STOP1 ) FF ( STOP2 )	异步操作	OFF
LPI2C	异步操作 ( STOP1 ) FF ( STOP2 )	异步操作	OFF
FlexIO	异步操作 ( STOP1 ) FF ( STOP2 )	OFF	OFF
CAN	PNET (CAN0)	OFF	OFF
ENET/EMAC	Magic Packet 唤醒	OFF	OFF
QuadSPI	OFF (STOP1) FF (STOP2)	OFF	OFF
SAI	OFF (STOP1) FF (STOP2)	OFF	OFF
<b>定时器</b>			
LPIT/RTIO	异步操作 ( STOP1 ) FF ( STOP2 )	异步操作	FF
LPTMR	异步操作 ( STOP1 ) FF ( STOP2 )	异步操作	不支持

模块	S32K1 STOP	S32K1 VLPS	S32K3 STANDBY
RTC	异步操作 ( STOP1 ) FF ( STOP2 )	FF	FF
<b>功能安全</b>			
CRC	在 STOP2 下可用	OFF	OFF
<b>模拟</b>			
CMP	低速和高速 ( STOP1 ) FF ( STOP2 )	低速比较	FF
ADC	OFF (STOP1) FF (STOP2)	OFF	OFF
<b>人机接口</b>			
PORT/SIUL2	异步操作 ( STOP1 ) FF ( STOP2 )	OFF	OFF

\*FF：全功能（软件可配置）。

\*异步操作：带备用时钟源的 FF。

### 5.3. 复位和启动

一般情况下，S32K 系列最多有 4 种不同类型的复位。下表列举了复位源。如需了解更多具体信息，请参见相应的参考手册（RM）。

表 12 S32K1 和 S32K3 的复位源

事件类型	S32K1 复位源	S32K3 复位源
上电复位 ( POR )	<b>首次通电</b>	
	电源电压降至 VPOR 以下	任何电源域欠压 ( V11、V25、VDD_HV_A/B ) POR 看门狗超时
系统复位	将 RESET_B 引脚钳位	
	电源电压降至 VLVD 以下	

事件类型	S32K1 复位源	S32K3 复位源
	WDOG/SWT 复位请求 软件复位 SOSC/FXOSC 故障 系统锁相环 ( PLL ) 失锁	
		时钟监测单元 ( CMU ) 检测到以下故障： - CORE_CLK - AIPS_PLAT_CLK - HSE_CLK
		时钟生成模块 ( CGM ) 报告系统 时钟分配器校准失败
	内核尝试进入停止 ( Stop ) 模式， 但并非所有模块都确认该请求	STANDBY 退出 ( 破坏性 )
	内核被锁定 ( 不可恢复的异常 )	
		自检控制单元 ( STCU ) - 完成自检 - 不可恢复的故障
		故障收集和控制单元 ( FCCU ) - 无反应 - 复位反应
<b>调试复位</b>	MDM-AP ( 通过 JTAG/SWD 复位 ) JTAG 模块	
<b>HSE 复位</b>		HSE SWT 超时 HSE 启动复位 篡改检测 SNVS 篡改检测

**注意**

在 S32K1 系列产品中，芯片的许多复位功能以及复位顺序监测由复位控制模块（RCM）进行管理，而在 S32K3 系列中则由复位生成模块（MC\_RGM）进行管理。

下表列出了 S32K1 和 S32K3 在启动方面的一般注意事项。

**表 13 启动注意事项**

事件类型	S32K1	S32K3
系统 RAM ECC 初始化	是	是
向量表偏移量寄存器（VTOR）初始化	是	是
看门狗	如不需要，则禁用看门狗（WDOG）。	如应用程序需要，则启用相应的看门狗（SWTx）。
Flash 配置	位于地址 0x400 的 16 字节配置数据：包含启动选项、Pflash/Dflash 保护设置和 Flash 安全设置。	<u>芯片配置格式（DCF）记录：</u> 存储在 UTEST 存储器区中的一组记录，用于在系统启动期间配置芯片的某些寄存器。

事件类型	S32K1	S32K3
存储器/资源保护	恩智浦系统 MPU 配置	<p>Arm 内核 MPU 配置。</p> <p><u>XRDC</u> :</p> <p>用于配置总线主设备对存储器、外设和引脚资源的访问策略的模块。</p> <p>-&gt; 如果启用 HSE 安全使用 ( HSE security usage ) :</p> <p>应用程序需要提供静态 XRDC 配置结构。SBAF 启动固件读取该结构, 对 XRDC 进行相应的配置。</p> <p>-&gt; 如果 HSE 安全使用 ( HSE security usage ) 被关闭 :</p> <p>在运行时对 XRDC 进行配置的应用程序。</p>
其他	NA	<p><u>启动标头</u> :</p> <p>应用程序安装的一条数据, 主要包含要启用的应用程序内核、每个内核的启动地址、指向 XRDC 配置的指针 ( 如果启用了 HSE 安全使用 ( HSE security usage ) ) 和可选的身份验证标记。</p>

## 6. 信息安全

S32K1 和 S32K3 系列都提供安全引擎, S32K1 的称为紧凑型加密服务引擎 ( CSEc , Cryptographic Services Engine compact ), 而在 S32K3 中, 该模块称为硬件安全引擎 ( HSE , Hardware Security Engine ) 。下表列出了这两个安全模块的宏观比较。

表 14 两个系列在信息安全方面的差别

	S32K1	S32K3
安全系统	CSEc	HSE-B
在 SoC 架构中的位置	内置到 Flash 控制器模块中。	独立子系统。

固件可升级		否	是
安全密码	对称	AES-128	AES-128/192/256 ( 50 多个密钥 )
	密码模式	ECB、CBC	ECB、CBC、CMAC、GMAC、CTR、OFB、CCM、GCM
	非对称	否	RSA ( 最多 4096 字节 ) 和 ECC ( 最多 521 字节 )
	哈希 ( Hash )	Miyaguchi-Preneel	Miyaguchi-Preneel , SHA-2/SHA-3 ( 最多 521 字节 )
安全启动		SHE 中规定的安全启动。使用 CMAC 进行验证的单个存储器区。	最多可验证 32 个灵活存储器区。身份验证标记可以是 CMAC、GMAC 或 RSA/ECC 签名。
随机数发生器		TRNG	TRNG 和 PRNG ( 符合 AIS 和 NIST )
抗攻击性		否	侧通道电阻/环境监测
Code Flash		12 KB ( 已用 ) 共享存储器 , 具有 EEPROM 仿真功能	PFlash 的安全 ( Secured ) 部分小于 128 KB。
数据闪存		取决于密钥的数量 , 共享的存储器 , 具有 EEPROM 仿真功能	2 x 8 KB ( 用于密钥存储 )
需求覆盖		SHE+ Global-B CYS 2200	SHE+、Global-B、CYS 2200+、FCA 规范 客户应用
主机接口		通过 CSE_PRAM 专用存储器发送的命令和输入/输出数据。错误标志也通过 CSE_PRAM 返回。通过 Flash 控制器寄存器读取状态。	通过 MU ( 消息单元 ) 寄存器发送命令。 通过系统 RAM 共享输入/输出数据。 从 MU 寄存器读取错误。

## 6.1. 移植到 K3 系列需要考虑的事项

下面列举了在 S32K1 和 S32K3 系列之间进行移植时最重要的安全事项：

- 根据 S32K1 型号（CSEc 启用与否），部件在出厂时直接内置了 CSEc。对于 S32K3 型号，HSE 固件单独交付，由客户按照信任链进行安装。
- 对于 S32K3 多核型号，程序的设计必须使两个内核都能有效地利用 HSE 资源（MU 通道），或根据应用需要禁止访问任一内核。可利用 XRDC、信号量或通过软件来完成。S32K1 是单核芯片，在这方面不需要特别的考虑。
- 在 S32K1 中，当 CSEc 命令正在进行时，Flash 控制器不可用于其他闪存命令（例如，用于 program flash 写入或 EEPROM 仿真写入）。HSE 模块对 Flash 控制器没有此类限制。

## 7. 功能安全

S32K1 系列满足 ASIL B 级硬件要求，S32K3 系列同时满足 ASIL B 和 ASIL D 级安全要求（取决于系列成员）。除了微控制器功能外，还提供一个安全库，可供 S32K3 使用。下表列出了这两个系列在功能安全方面的主要差别。

表 15 S32K1 和 S32K3 在功能安全方面的差别（仅与 ASILB 相关）

	S32K1	S32K3
存储器保护单元（MPU）	恩智浦专有	ARM MPU + XRDC
错误注入模块（EIM） 错误报告模块（ERM）	两者都有*	
温度传感器	是（通过 ADC 进行监测）	
eDMA 控制器	是*	
时钟监测单元	S32K11x (2) * S32K14x (0)	6 *
互连总线	交叉开关（AXBS-Lite）+ 外围网桥（AIPS Lite）*	
外部看门狗监测器	是（仅适用于 S32K14x 系列）	是，通过 FCCU 进行解析
PMC（电源管理控制）	符合 ASIL B 安全等级的 PMC	ASIL B：通过较少的安全手段实现 ASIL B PMC ASIL D：覆盖

\*兼容的配置寄存器

S32K3XX 上的新安全功能用于满足 ASIL D 要求：

- 锁步模式。
- 存储器和逻辑的内置自检功能 ( MBIST/LBIST )
- 扩展资源域控制器 ( XRDC )：分配给特定应用内核的存储器和外设。
- 故障收集和控制单元 ( FCCU )。处理安全相关事件的关键模块。
- 虚拟化包装器 ( wrapper ) ( VIRT\_WRAPPER )：分配给特定内核的 IO 信号
- 中断监测器 ( INTM )
- 交叉开关完整性校验 ( XBIC )
- 自检通用寄存器 ( SELFTEST\_GPR )
- 寄存器保护 ( REG\_PROT )

### 7.1. 移植到 K3 系列需要考虑的事项

如果应用程序需要 ASIL B 安全等级，则可以重复使用 S32K1 的配置和操作。如果应用需要 ASIL D 安全等级，则应使用上面列出的新 S32K3 安全模块。S32K1xx 提供了一组安全示例代码，包括裸机和面向 SDK 的代码。S32K3xx 将提供一个安全软件框架。

## 8. 时序、交叉触发和 ADC

这组 IP 模块通常一起用于多种汽车用例：ADC、BCTU、eMIOS、LCU 和 TRGMUX。下表列举了 S32K1xx 和 S32K3 之间的主要区别。

表 16 S32K1 和 S32K3 在触发器复用方面的差别

TRGMUX	S32K1xx	S32K3
内部和外部路由选项	输入：77 输出：58	输入：128 输出：112 增加了 eMIOS odis 信号 增加了 LPUART RX、TX、IDLE 增加了 LCU1_LCU2 I/O 支持

TRGMUX	S32K1xx	S32K3
外部引脚 I/O 选项	输入：12 输出：8	输入：12 输出：8

表 17 S32K1 和 S32K3 的 ADC 差别

ADC	S32K1xx	S32K3
实例/通道	ADC_0：32 个外部模拟输入通道 ADC_1：32 个外部模拟输入通道	ADC_0：16 个标准通道 ADC_1：16 标准通道 ADC_2：16 个标准通道
分辨率	12 位分辨率	14 位分辨率
自检	无 ADC 自检	ADC 自检

表 18 S32K1 与 S32K3 定时器模块的差别

定时器模块	S32K1xx	S32K3
	FTM	eMIOS
实例和通道	最多 4 个 FTM 实例，每个实例有 8 个通道。	3 个 eMIOS 实例 eMIOS0：24 个通道 ( X/G/H/Y ) eMIOS1：24 个通道 ( 类型：X/H/Y ) eMIOS2：24 个通道 ( 类型：X/H/Y )
预分频器和计数器总线	预分频器除以 1、2、4、8、16、32、64 或 128	计数器总线 B、C、D 和 E 可分别由统一通道 0、8、16 和 24 驱动。 计数器总线 A 可由统一通道 23 驱动。 计数器总线 F 可以由指定的统一通道驱动。
操作模式	<ul style="list-style-type: none"> <li>简单输入捕获</li> <li>输出比较</li> <li>边沿对齐 PWM 模式</li> </ul>	<ul style="list-style-type: none"> <li>通用输入/输出 ( GPIO )</li> <li>单动作输入捕捉 ( SAIC )</li> <li>单动作输出比较 ( SAOC )</li> <li>输入脉宽测量 ( IPWM )</li> <li>输入周期测量 ( IPM )</li> <li>双动作输出比较 ( DAOC )</li> <li>脉冲/边沿计数 ( PEC )</li> <li>模数计数器 ( MC )</li> </ul>

定时器模块	S32K1xx	S32K3
		<ul style="list-style-type: none"> <li>• 模数计数器缓冲 ( MCB )</li> <li>• 输出脉宽和频率调制缓冲 ( OPWFMB )</li> <li>• 带死区时间插入的中心对齐输出脉宽调制缓冲 ( OPWMCB )</li> <li>• 输出脉宽调制缓冲 ( OPWMB )</li> <li>• 带触发器的输出脉宽调制 ( OPWMT )</li> </ul>
故障控制	多达 4 个故障输入，用于全局故障控制	无全局故障控制的故障输入

表 19 S32K1 和 S32K3 在逻辑控制单元方面的差别。

LCU	S32K1xx	S32K3
实例	无	2 个 LCU 实例，每个实例有 3 个逻辑单元，具有可编程逻辑功能，用于生成输出结果 LCU 逻辑单元：3 *添加了 3 个逻辑单元，实现 12 相电机控制应用（需要 24 个 PWM 输出）
I/O	无	对逻辑单元的 12 个输入和逻辑单元的 12 个输出 LCU 信号输入：12 LCU 信号输出：12
故障控制	无	用于全局故障控制的故障输入

表 20 S32K1 和 S32K3 在可编程延迟块和车身交叉触发单元方面的差别。

可编程延迟块	S32K1xx	S32K3
	PDB	BCTU
触发输入	2 个触发输入源  1 个软件触发源	通道数：72 ( 69 个 eMIOS 通道 +3 个 TRGMUX 通道 )  1 个软件触发源
ADC 硬件触发器	8 个可配置的 PDB 通道，用于 ADC 硬件触发器	4 个选择多路复用器，每次为每个 ADC 选择一个触发器

可编程延迟块	S32K1xx	S32K3
互补逻辑	无	每个 ADC 一个优先级选择逻辑
存储器自有资源	无	1 个 ADC 通道列表 2 个 FIFO

### 8.1.1. 从 K1 移植到 K3 系列需要考虑的事项

K1 和 K3 系列在时序、交叉触发和 ADC 方面的主要区别在于，K1 系列中的 FTM 和 PDB 在 K3 系列中被新的 eMIOS、LCU 和 BCTU 模块取代。在 K1 系列中，故障信号由 FTM 模块管理，而在 K3 系列中，故障信号由 LCU 管理。K3 系列的另一个重要考虑因素是，K1 系列中没有 ADC 自检功能，而 K3 系列的新 BCTU 模块中包含了 FIFO，用于 ADC 转换顺序存储，相比之下，K1 系列中的 PDB 模块不支持 FIFOS。

## 9. 通信模块

### 9.1. 以太网 MAC

与 S32K1 系列相比，S32K3 系列引入了一种新的以太网 IP。下表概要介绍了两个以太网 IP 之间的差别。

表中包含的信息适用于除 S32K358 (8MB 版) 之外的所有 S32K3 产品。S32K358 采用以太网控制器 IP，其架构和功能与 EMAC 模块类似，但在能力方面有差别，是支持千兆以太网速度 (1Gbps) 的主要芯片，计划在下一版本中提供更详细的信息。

表 21 以太网 IP 的差别

	S32K1	S32K3
以太网 MAC 控制器	ENET	EMAC
支持的速度	10/100 Mbps	10/100 Mbps 200 Mbps (MAC 到 MAC)
Tx 队列	1	2
Rx 队列	1	2
Tx FIFO 大小	2048 字节	8192 字节
Rx FIFO 大小	2048 字节	8192 字节

	S32K1	S32K3
<b>网络加速功能</b>	校验和生成与检查 ( IPv4、IPv6、TCP、UDP、ICMP )	校验和生成与检查 ( IPv4、IPv6、TCP、UDP、ICMP )
<b>地址过滤</b>	MAC 地址 基于 64 位哈希过滤器的组播和单播	MAC 地址 基于 64 位哈希过滤器的组播和单播 基于 VLAN 标记 基于第 3 层和第 4 层
<b>VLAN 标记</b>	Rx 帧：检测	Tx 帧：插入、替换和删除 Rx 帧：检测和删除
<b>Rx 帧解析器</b>	否	是
<b>时间戳 ( IEEE 1588 )</b>	是	是
<b>时间敏感型网络 ( TSN ) 功能</b>	否	基于时间的调度 ( IEEE 802.1Qbv ) 帧抢占 ( IEEE 802.1Qbu 和 IEEE 802.3br )
<b>流量整形</b>	软件	硬件，带有 2 个 Tx 队列
<b>包分拣</b>	软件	硬件，带有 2 个 Rx 队列
<b>编程模型</b>	使用缓冲区描述符 + 数据缓冲区处理的传输	使用缓冲区描述符 + 数据缓冲区处理的传输 上下文描述符：提供附加信息 ( 时间戳、vlan 标记等 )。
<b>汽车安全功能</b>	否	存储器的 ECC ( 纠错码 ) 保护 ECC 错误注入 奇偶校验和超时保护

### 9.1.1. 移植到 K3 系列需要考虑的事项

S32K3 以太网模块有两个 Tx 队列和两个 Rx 队列。如果应用需要在同一根以太网总线上建立两个虚拟通信通道，便可充分利用这一优势。

与 EMAC 模块 ( S32K3 ) 相比，ENET 模块 ( S32K1 ) 中的不同事件或条件会造成中断。在软件驱动程序或网络堆栈的处理逻辑中应予以考虑。具体内容不在本《指南》范围内，请参见芯片参考手册中的相应章节。

## 9.2. FlexCAN

S32K3 集成了一个升级的 FlexCAN 外设，增加了多项新功能，用于接收 64 字节有效载荷长度的 CAN-FD 帧；例如按先进先出顺序接收 ( RX FIFO ) 和 DMA 传输，这两者都完全由硬件处理。

下表汇总了 S32K1 和 S32K3 中 FlexCAN 的区别

表 22 S32K1 和 S32K3 中 FlexCAN 外设的区别

特性	S32K1	S32K3
CAN-FD	仅在少数实例中可用	在所有实例中都可用
接收 FIFO ( RX FIFO )	适用于 CAN 2.0B 帧	适用于 CAN-classic 和 CAN-FD
时间戳定时器	16 位宽	32 位，添加了 Tick 源
DMA 传输	仅适用于 CAN classical	适用于 CAN 和 CAN-FD
消息缓冲区	所有实例有 32 个消息缓冲区 ( MB )	96 个消息缓冲区
虚假网络 ( PNET , Pretended Networking )	适用于 FlexCAN0	不支持
ECC 存储器	无法使用	FlexCAN 存储器的每个字节与 5 个奇偶校验位相关联

### 9.2.1. 移植到 S32K3 系列需要考虑的事项

S32K3 的 FlexCAN 模块与 S32K1 的 FlexCAN 模块完全向后兼容，但虚假网络 ( PNET ) 功能不再可用。

现在支持 CAN-FD 操作和新的增强型 RX-FIFO，允许无中断接收 64 字节有效载荷帧，FIFO 深度为 20 帧，并匹配 64 个扩展 ID 或 128 个标准 ID，提供 3 种过滤方案；屏蔽与过滤、两个 ID 间范围，以及两个过滤器不用屏蔽。

### 9.3. FlexIO

S32K3 中的 FlexIO 模块的引脚数量比 S32K1 多，定时器和移位器也具有新功能，如下表所示。

表 23 FlexIO 的区别

	S32K1	S32K3
引脚数	8	32
定时器数量	4	8
移位寄存器数量	4	8
计数器中的位数	16	16
中断请求	✓	✓
DMA 请求	✓	✓
添加时间戳		✓
状态机		✓

表 24 FlexIO 操作数据速率限制

FlexIO 操作数据 速率限制	S32K1	S32K3
主 Tx	FlexIO_clk_Div_4	FlexIO_clk_Div_4
从 Tx		FlexIO_clk_Div_10
主 Rx	FlexIO_clk_Div_6	FlexIO_clk_Div_8
从 Rx	FlexIO_clk_Div_6	FlexIO_clk_Div_6

表 25 FlexIO 协议支持情况

	S32K1	S32K3
UART	✓	✓
I2C	✓	✓
SPI	✓	✓
PWM/波形生成	✓	✓
I2S	✓	✓
显示接口		✓ (需要在整个应用程序级别进一步验证)
摄像头 IF		✓
摩托罗拉 64k/ 英特尔 8080		✓
SENT	✓ (通过使用 Flextimer 模块)	✓
输入捕捉		✓
键盘接口	✓	✓

### 9.3.1. 移植到 K3 系列需要考虑的事项

由于 S32K1 和 S32k3 这两个系列存在差别，当从 S32K1 向 S32k3 移植时，验证 FlexIO 操作数据速率限制非常重要。

## 9.4. QuadSPI

尽管 QSPI (QuadSPI) 是一种通信协议，但它的主要预期用例是作为存储器接口，从而为存储和执行来自外连存储器的代码提供了更大的可能性。下表列举了主要区别。

表 26 S32K1 和 S32K3 的 QSPI 区别

功能	S32K1	S32K3
QSPI 最大通信时钟 (4MB 版)	A 侧：最高 80 MHz B 侧：最高 20 MHz (当内核全速运转时)	K358：最高 125 MHz K344：最高 120 MHz K342：最高 80 MHz (当内核全速运转时)

数据线数量	4 条用于 SDR , 8 条用于 HyperRAM	K358 : 8 条用于 SDR K34x : 4 条用于 SDR
SDR 支持	是	
DDR 支持	是 : 仅 B 侧	仅 K358 支持
XIP ( Execution-in-place , 芯片内 执行 ) ( 从外部 flash 运行代码 )	是	
最大通信速度	最多 320 Mbps	K358 : 2 Gbps K344 : 480 Mbps
内核全速运行时的最大数据速率	最多 320 Mbps	K358 : 2 Gbps K344 : 480 Mbps
QSPI 和 ENET 同时进行	否	是 ( 120 MHz ~ 480 Mbps 时 )
AHB 读取存取	是	是
外部 Flash 的直接存储器映射	是	是
AIPS 读/写存取	是/是	是/是
AHB 缓冲器	1kB	256B
RXFIFO	128B	128B
LUT 大小	16	4
QSPI A 端口	是	是
QSPI B 端口	是	否
HyperRAM、HyperFLASH	是	仅 K358 支持

#### 9.4.1. 移植到 K3 系列需要考虑的事项

在 S32K1 系列中，只有 S32K148 上有 QuadSPI 接口，而在 S32K3 系列中，S32K3x4 和 S32K3x2 都有此接口。S32K3x1 上没有 QSPI 接口。

S32K1 和 S32K3 在 QSPI 模块方面的一个重要区别是端口数。S32K3 只有端口 A，而在 S32K1 中，有端口 A 和端口 B。鉴于此，S32K3 不支持 HyperRAM、HyperFlash 和 DDR。另一方面，S32K3 QSPI 可同时支持 QSPI 和 EMAC，还支持更高的速度。

## 9.5. UART/LIN

LPUART 包括用于控制波特率、选择选项、报告状态和存储发送/接收数据的寄存器。访问有效存储器映射之外的地址会产生总线错误。LPUART 支持全双工、异步、NRZ 串行通信，包含波特率发生器、发射器和接收器模块。虽然发射器和接收器使用同一个波特率发生器，但它们独立运行。下面介绍了 LPUART 的每个模块。

表 27 LPUART 的功能块

特性	S32K1	S32K3
LIN 支持	是	是
LIN 主	是	是
LIN 从	是	是
自动同步	是	是
RXFIFO	4 字	4 字
TXFIFO	4 字	4 字
奇偶校验	偶数、奇数、1、0	偶数、奇数、1、0
DMA 支持	是	是
数量	最多 3 个	最多 16 个

### 9.5.1. 移植到 K3 系列需要考虑的事项

在从 K1 系列移植到 K3 系列时，在 LPUART 方面，除了 K3 系列上的实例数不同外，其他项都一样。如需了解每个芯片实例的更多信息，请参见《参考手册》的最新版本。

## 9.6. SPI

LPSPi 是一种低功耗串行外设接口 (SPI) 模块，支持与 SPI 总线的高效接口，既可以作为主芯片，也可以作为从芯片。

表 28 SPI 特性

特性	S32K1	S32K3
字长	32 位	32 位
从操作	是	是
主操作	最多可选择 4 个外围芯片	是
DMA	是	是
命令/传输	4 字	4 字
Rx FIFO	4 字	4 字

### 9.6.1. 移植到 K3 系列需要考虑的事项

在 K1 系列中，S32K148 上的接口数量仅限于 3 个 LPSPi 模块。在 K3 系列中，S32K311、S32K312、S32K322 和 S32K342 上的实例数增加到 4 个，S32K314、S32K324、S32K344 和 S32K358 上的实例数增加到 6 个。

## 9.7. I2C

LPI2C 是一种低功耗集成电路总线（I2C，Inter-Integrated Circuit）模块，支持与 I2C 总线的高效接口，既可作为主芯片，也可以作为从芯片。

- LPI2C 实现了对标准模式、快速模式、快速模式+和超快速操作模式的逻辑支持。
- LPI2C 旨在减少 CPU 开销，通过 DMA 分流 FIFO 寄存器接入。

LPI2C 模块还符合系统管理总线（SMBus）规范第 3 版。SMBus 是简单的单端口双线总线，通常用于低带宽通信。

表 29 I2C 特性

特性	S32K1	S32K3
I2C 最大通信速度（从模式）	最多 400 KHz	最多 3.4 MHz
I2C 最大通信速度（主模式）	最多 400 kHz	最多 400 kHz
SMBus 支持	是	是
RXFIFO	4 字	4 字
TXFIFO	4 字	4 字
DMA 支持	是	是
数量	1	2

### 9.7.1. 移植到 K3 系列需要考虑的事项

如上表所示，需要考虑从模式下的通信速度提高至 3.4MHz。此外，S32K311、S32K312、S32K322、S32K342、S32K314、S32K324、S32K344 和 S32K358 上的接口数量也增加到了两个。值得一提的是，K3 上添加了一个新的衍生接口：I3C。

#### 注意

S32K3x4 系列芯片不提供 I3C。

## 9.8. SAI

SAI (同步音频接口) 模块支持具有帧同步功能且支持各种协议的全双工串行接口, 如 I2S、AC97、TDM 和编解码器/DSP 接口。K1 和 K3 系列的这些外设非常相似, 下表列出了它们的功能。

表 30 S32K1 和 S32K3 的 SAI 差别

特性	S32K1xx	S32K3xx
字长	32 位	32 位
通信信道上的最大数据速率	12.288 Mbps (主时钟=24.576 MHz)	12.288 Mbps (主时钟=24.576 MHz)
通信信道的数量	4 个用于 SAI0 + 1 个用于 SAI1	4 个用于 SAI0 + 1 个用于 SAI1
帧同步	I2S/AC97/Codec-IF/DSP-IF/TDM	I2S/AC97/Codec-IF/DSP-IF/TDM
DMA	是	是
TX FIFO 大小	8-32 位	8-32 位
每个数据线的最大帧大小	16 字	16 字
在低功耗模式下工作	在 STOP1 和 VLPS 下为 OFF, 在 STOP2、VLPR 和 HSRUN 下为 FF	OFF

### 9.8.1. 移植到 K3 系列需要考虑的事项

如前所述, K1 和 K3 系列在 SAI 模块方面没有重大变化。S32K3 添加了一些位字段, 以支持某些功能, 例如 BCS 允许在异步模式下交换位时钟, BYP 允许旁路位时钟信号。需要考虑的一个问题是, 在 S32 K1 系列产品中, 只有 S32 K148 中集成了 SAI 模块, 而在 S32 K3 系列中, S32 K314、S32 K32 x 和 S32 K34 x 都内置了 SAI 模块。S32K311 和 S32K312 中没有 SAI 模块。

## 10. 引脚管理和特点

S32K1xx 和 S32K3xx 的引脚配置完全不同。

S32K1xx 中有两个用于引脚配置的模块, 即 PORT 和 GPIO。S32K3xx 中有一个模块用于处理引脚配置, 即 SIUL2 (Signal Integration Unit Lite)。

### 10.1. 端口和引脚分配

表 31 S32K3xx 和 S32K1xx 在端口和引脚分配方面的差别

S32K1xx ( Port 寄存器 )	S32K3xx ( SIUL2_MSCR 寄存器 )
PORTA[0-31]	MSCR0 - MSCR31
PORTB[0-31]	MSCR32 - MSCR63
PORTC[0-31]	MSCR64 - MSCR95
PORTD[0-31]	MSCR96 - MSCR127
PORTE[0-31]	MSCR128 - MSCR159
	MSCR160 - MSCR191
	MSCR192 - MSCR219

## 10.2. K1 和 K3 系列的引脚特性

PORTn\_PCR 是包含特定引脚 ( pad ) 设置 ( 上拉、中断状态标志、引脚复用控制等 ) 的寄存器。  
 SIUL2\_MSCR 是包含控制信号说明 ( 上拉、输出启用、输入启用等 ) 的寄存器。

表 32 S32K3xx 和 S32K1xx 在引脚特性方面的差别

	S32K1xx	S32K3xx
上拉/下拉	是	
Pad 保持	所有 I/O 在低功耗模式下保持其状态。	是 ( 可配置 )
转换速率控制	否	是
驱动力	是	
输入过滤器	是	仅支持 RESET 引脚 ( PTA5 )
引脚复用控制	是 ( PCR_MUX )	是 ( MSCR_SSS )
GPIO	是 备选方案 1	是 备选方案 0
GPIO 输入	是	是

	S32K1xx	S32K3xx
	( PTx_PDIR )	( GPDix_PDI )
<b>GPIO 输出</b>	是 ( PTx_PDOR )	是 ( GPDOx_PDO )

### 10.3. 外部中断

S32K1xx 按端口配置外部中断。这意味着任何引脚都可以用作外部中断。要在 S32K1xx 中配置外部中断，需要使用 PORTx\_PCRn[IRQC]寄存器。

通过特定引脚在 S32K3xx 中配置外部中断。如需了解哪个引脚可用作外部中断，请参见《参考手册》中随附的“S32K3xxIO\_Signal\_Multiplexing”部分。为了配置外部中断，S32K3xx 具有以下寄存器。

- DIRER
- DIRSR
- IREEER/IFEER
- DISR

## 11. 硬件和引脚

考虑到 S32K1 MCU 和 S32K3 MCU 系列之间的差别很大。MCU 封装差异，客户需要进行更详细的分析，了解需要在哪些方面进行重新设计。下表汇总了每个系列的各种 MCU 封装。

表 33 S32K3 和 S32K1 系列的 MCU 封装选项

S32K3xx 系列		S32K1xx 系列	
型号	MCU 封装类型	型号	MCU 封装类型
- S32K344 - S32K324 - S32K314	257MBGA	- S32K148	176LQFP
- S32K312 - S32K344 - S32K342 - S32K324 - S32K322 - S32K314	172MaxQF P	- S32K148 - S32K146	144LQFP

S32K3xx 系列		S32K1xx 系列	
- S32K312 - S32K311 - S32K342 - S32K322	100MaxQF P	- S32K148 - S32K146 - S32K144 - S32K142	100LQFP
- S32K311	48LQFP	- S32K148 - S32K146 - S32K144	100BGA
		- S32K144 - S32K146 - S32K142 - S32K118	64LQFP
		- S32K144 - S32K142 - S32K118 - S32K116	48 LQFP
		- S32K116	32 QFN

表 34 S32K3XX 电源引脚

			电源引脚和域										
			VDD <sup>[1]</sup>	VDDA	VDD_H V_A <sup>[1][2]</sup>	VREFH	VDD_H V_B <sup>[2]</sup>	V15	V25 <sup>[4]</sup>	V11 <sup>[4]</sup>	XTAL/E XTAL	VSS/NR EFL	GPIOs
S32K3 MCU 系列	S32K344/24 /14	257 MBG A	-	-	5	1	3	4	1	4	2	19	218
	S32K344/42 /24 /22 /14	172 MaxQ FP	-	-	5	1	3	4	1	4	2	10	142
	S32K342/22	100 MaxQ FP	-	-	3	1	2	2	1	2	2	7	80
	S32K312	172 MaxQ FP	-	-	8	1	-	-	1	4	2	11	145
	S32K312 /11	100 MaxQ FP	-	-	4	1	-	-	1	2	2	7	83

			电源引脚和域										
			VDD <sup>[1]</sup>	VDDA	VDD_H V_A <sup>[1][2]</sup>	VREFH	VDD_H V_B <sup>[2]</sup>	V15	V25 <sup>[4]</sup>	V11 <sup>[4]</sup>	XTAL/E XTAL	VSS/VR EFL	GPIOs
	S32K311	48 LQFP	-	-	待定	待定	-	-	待定	待定	待定	待定	待定
S32K1 MCU 系列	-S32K148	176 LQFP	8	1	-	1	-	-	-	-	2 <sup>[5]</sup>	10	157
	-S32K148 -S32K146	144 LQFP	6	1	-	1	-	-	-	-	2 <sup>[5]</sup>	8	126
	- S32K148 - S32K146 - S32K144 - S32K142	100 LQFP	4	4	-	1	-	-	-	-	2 <sup>[5]</sup>	5	84
	- S32K148 - S32K146 - S32K144	100 BGA	4	4	-	1	-	-	-	-	2 <sup>[5]</sup>	5	84
	- S32K144 - S32K146 - S32K142 - S32K118	64 LQFP	2	1	-	1	-	-	-	-	2 <sup>[5]</sup>	2	56
	- S32K144 - S32K142 - S32K118 - S32K116	48 LQFP	2	1	-	-	-	-	-	-	2 <sup>[5]</sup>	2	41
	- S32K116	32 QFN	2	-	-	-	-	-	-	-	2 <sup>[5]</sup>	2	26
	<p><sup>[1]</sup> 正常工作电压为 +3.3V 或 +5.0V</p> <p><sup>[2]</sup> I/O 引脚的域电压</p> <p><sup>[3]</sup> VREFH ≤ VDD_HV_A 适用于 S32K3xx, VREFH ≤ VDD 适用于 S32K3xx</p> <p><sup>[4]</sup> 内部 MCU 参考</p> <p><sup>[5]</sup> 如果未连接外部振荡器, 则 XTAL 和 EXTAL 引脚可配置为 GPIO, 仅适用于 S32K1</p>												

表 35 S32K3 和 S32K1 系列每种封装的硬件 IP 差别一览

MCU 引脚名称	S32K3									S32K1						
	MCU 封装									MCU 封装						
	S32K311 48LQFP	S32K342 /22 100MQFP		S32K312 /11 100MQFP		S32K344 /42 /24 /22 /14		S32K312 172MQFP	S32K344 /24 /14 257MBGA	176 LQFP	144 LQFP	100 BGA	100BGA	64 LQFP	48 LQFP	32QFN
	电源域									电源域						
	A	A	B	A	A	B	A	A	B	VDD/VDDA						
GPIOs		■	■	■	■	■	■	■	■	■	■	■	■	■	■	■
ADCx		■		■	■		■	■		■	■	■	■	■	■	■
TSPC		■	■	■	■	■	■	■	■	■	■	■	■	■	■	■
JTAG		■		■	■		■	■		■	■	■	■	■	■	■
TRACE		■		■	■				■	■	■					
SWD		■		■	■		■	■		■	■	■	■	■	■	■
ADCx		■		■	■		■	■		■	■	■	■	■	■	■
CMPx		■		■	■		■	■		■	■	■	■	■	■	■
FXIO		■	■	■	■	■	■	■	■	■	■	■	■	■	■	■
EMIOSx		■	■	■	■	■	■	■	■							
WKPU		■	■	■	■	■	■	■	■	■	■	■	■	■	■	■
ENET			■			■			■	■	■					
QuadSPI			■			■			■	■	■					
LPSPiX		■	■	■	■	■	■	■	■	■	■	■	■	■	■	■
SAiX			■			■			■	■	■					
FCCU		■	■	■	■	■	■	■	■							
I2C		■	■	■	■	■	■	■	■	■	■	■	■	■	■	■
WKPU		■	■	■	■	■	■	■	■	■	■	■	■	■	■	■
EIRQ		■	■	■	■	■	■	■	■	■	■	■	■	■	■	■
CAN		■	■	■	■	■	■	■	■	■	■	■	■	■	■	■
LPUART		■	■	■	■	■	■	■	■	■	■	■	■	■	■	■
I3C					■	■	■	■	■							
TRGMU X		■		■	■	■	■	■	■	■	■	■	■	■	■	■

## 12. 软件和工具

软件和工具是赋能这两个 S32K 系列的主要工具。需要强调的关键点是，恩智浦计划尽量提高兼容性，以便于客户使用相同的软件，但仍需要考虑一些重大差别，参见下表。

IDE/编译器 ( IAR、Greenhills 等 ) 现已支持或计划支持这两个系列。

## 12.1. 恩智浦提供或计划提供的软件产品

表 36 这两个系列可用的软件产品

	S32K1	S32K3
<b>Autosar 支持的版本</b>	Autosar 4.0/4.2/4.3	Autosar 4.4
<b>非 Autosar 软件开发工具包</b>	SDK 和实时驱动程序 ( 计划于 2021 年提供 )	实时驱动程序
<b>数学与电机控制库</b>	是	是
<b>信息安全</b>	MCAL Crypto 驱动程序	HSE FW 和 MCAL Crypto 驱动程序
<b>功能安全</b>	S32K1 安全手册 ( cookbook ) 实现示例代码	安全框架
<b>操作系统</b>	FreeRTOS	FreeRTOS
<b>引导加载程序</b>	引导加载程序 ( BootLoader )	待确认
<b>LIN 协议栈</b>	是	是
<b>TCP/IP 协议栈</b>	是	是
<b>FreeMaster</b>	是	是
<b>Iseled</b>	是	待确认
<b>基于模型的设计工具箱</b>	是	是

## 12.2. 调试能力

合作伙伴调试器/IDE/编译器工具涵盖所有已知的调试器合作伙伴 ( Lauterbach、IAR、Greenhills、P&E Micro、Segger 等 ) , K1 和 K3 系列产品都采用了 Arm Coresight 调试 IP , 但 K3 增强了调试能力。

表 36 K3 增强的调试能力

S32K1	S32K3
MTB — 微跟踪缓冲	ETM — 嵌入式跟踪宏单元
MTB_DWT — 数据观察点和跟踪	DWT — 调试观察点和跟踪。
N.A.	SWO — 串行线输出
N.A.	ITM — 仪器跟踪宏单元
N.A.	FPB — Flash 补丁和断点

N.A.	TPIU — 跟踪端口接口单元
N.A.	ETF — 嵌入式跟踪 FIFO
N.A.	SWV — 串行线查看器

一般来说，K1 的调试系统不如 K3 强大，但仍然能够处理应用的典型需求。

## 13. 参考资料

如需了解更多详细信息，请参见相应的详细技术文件。特别是对于 S32K1，其所有信息都存储在 [nxp.com/s32k1](http://nxp.com/s32k1) 中，但 S32K3 的信息仍然可以通过相应的客户 FAE 或 docstore 共享。

- S32K1xx 和 S32K3xx 参考手册。
- S32K3 产品简介
- S32K1 和 S32K3 安全手册
- [S32K1 应用笔记](#)
- HSE 相关信息：
  - HSE 固件参考手册
  - HSE\_Service\_Reference Manual
- S32K1 软件（即 SDK、MCAL、cookbook）
- S32K3 软件（即实时驱动程序、平台集成示例、裸代码驱动程序）

**How to Reach Us:**

**Home Page:**  
[nxp.com](http://nxp.com)

**Web Support:**  
[nxp.com/support](http://nxp.com/support)

Information in this document is provided solely to enable system and software implementers to use NXP products. There are no express or implied copyright licenses granted hereunder to design or fabricate any integrated circuits based on the information in this document. NXP reserves the right to make changes without further notice to any products herein.

NXP makes no warranty, representation, or guarantee regarding the suitability of its products for any particular purpose, nor does NXP assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters that may be provided in NXP data sheets and/or specifications can and do vary in different applications, and actual performance may vary over time. All operating parameters, including "typicals," must be validated for each customer application by customer's technical experts. NXP does not convey any license under its patent rights nor the rights of others. NXP sells products pursuant to standard terms and conditions of sale, which can be found at the following address: [nxp.com/SalesTermsandConditions](http://nxp.com/SalesTermsandConditions).

While NXP has implemented advanced security features, all products may be subject to unidentified vulnerabilities. Customers are responsible for the design and operation of their applications and products to reduce the effect of these vulnerabilities on customer's applications and products, and NXP accepts no liability for any vulnerability that is discovered. Customers should implement appropriate design and operating safeguards to minimize the risks associated with their applications and products.

NXP, the NXP logo, NXP SECURE CONNECTIONS FOR A SMARTER WORLD, COOLFLUX, EMBRACE, GREENCHIP, HITAG, I2C BUS, ICODE, JCOP, LIFE VIBES, MIFARE, MIFARE CLASSIC, MIFARE DESFire, MIFARE PLUS, MIFARE FLEX, MANTIS, MIFARE ULTRALIGHT, MIFARE4MOBILE, MIGLO, NTAG, ROADLINK, SMARTLX, SMARTMX, STARPLUG, TOPFET, TRENCHMOS, UCODE, Freescale, the Freescale logo, Altivec, C 5, CodeTEST, CodeWarrior, ColdFire, ColdFire+, C Ware, the Energy Efficient Solutions logo, Kinetis, Layerscape, MagniV, mobileGT, PEG, PowerQUICC, Processor Expert, QorIQ, QorIQ Qonverge, Ready Play, SafeAssure, the SafeAssure logo, StarCore, Symphony, VortiQa, Vybrid, Airfast, BeeKit, BeeStack, CoreNet, Flexis, MXC, Platform in a Package, QUICC Engine, SMARTMOS, Tower, TurboLink, and UMEMS are trademarks of NXP B.V. All other product or service names are the property of their respective owners. Arm, AMBA, Arm Powered, Artisan, Cortex, Jazelle, Keil, SecurCore, Thumb, TrustZone, and  $\mu$ Vision are registered trademarks of Arm Limited (or its subsidiaries) in the EU and/or elsewhere. Arm7, Arm9, Arm11, big.LITTLE, CoreLink, CoreSight, DesignStart, Mali, Mbed, NEON, POP, Sensinode, Socrates, ULINK and Versatile are trademarks of Arm Limited (or its subsidiaries) in the EU and/or elsewhere. All rights reserved. Oracle and Java are registered trademarks of Oracle and/or its affiliates. The Power Architecture and Power.org word marks and the Power and Power.org logos and related marks are trademarks and service marks licensed by Power.org.

© 2021 NXP B.V.

Document Number: AN13414  
Rev. 0  
10/2021

